



深圳市雅创芯瀚电子科技有限公司
SHENZHEN ASTRONG-TECH CO., LTD

AST74401C

超低噪声低压差线性稳压器
数据手册

服务电话：13691641629 15012885381

目录

1、	概述	3
2、	型号描述	3
2.1、	主要功能	3
2.2、	典型电路	4
2.3、	脚位图	5
3、	最大耐受值	6
4、	推荐工作条件	6
5、	电气参数	7
6、	典型特性曲线	9
7、	控制框图	10
8、	PCB Layout 布局要求	11
8.1、	QFN3.5x3.5-20 封装尺寸	12
8.2、	QFN5x5-20 封装尺寸	13
9、	订货型号	14

1、 概述

AST74401 是一款针对快速瞬态响应进行了优化的低压降(LDO)超低噪声稳压器，工作电压范围为 1.1V 至 6.5V，能够支持 3A 的输出电流（全温范围内压降为 360mV）。这款高输出电流 LDO 非常适合对采用 6V 到低至 1.1V 电源轨工作的高性能模拟和混合信号电路实施稳压。凭借先进的专有架构，该器件可提供高电源抑制比和低噪声，仅利用小陶瓷输出电容器即可实现卓越的电压和负载瞬态响应。

AST74401 超低噪声稳压器最大输出噪声为 3~11 μ Vrms，随着输出电压增大而增大。它不仅是非常紧凑的解决方案，还能为需要高达 3A 输出电流的应用提供良好的热性能，其外形扁平且占板面积小巧，有利于更好的散热。

AST74401 可以完全脚位替代 TPS74401RGWT。

2、 型号描述

2.1、 主要功能

- 带 BIAS 脚：1.1V 到 6.5V 输入电压范围；
不带 BIAS 脚：1.4V 到 6.5V 输入电压范围；
- 超低压差：360mV（3A 负载， $V_{OUT}=3.3V$ ）；
- 0.5V 到 6V 输出电压范围可调
- 高 PSRR：
- 65dB@10KHz；
- 40dB@500KHz；
- 8 μ VRMS 输出噪声@ $V_{out}=3.3V$ （100Hz 到 100KHz）；
- 全温、全负载范围内 $\pm 2\%$ （最大值）的输出电压精度；
- 软启动可配置；
- 快速瞬态响应；
- 内置 0.5V 基准电压；

2.2、 典型电路

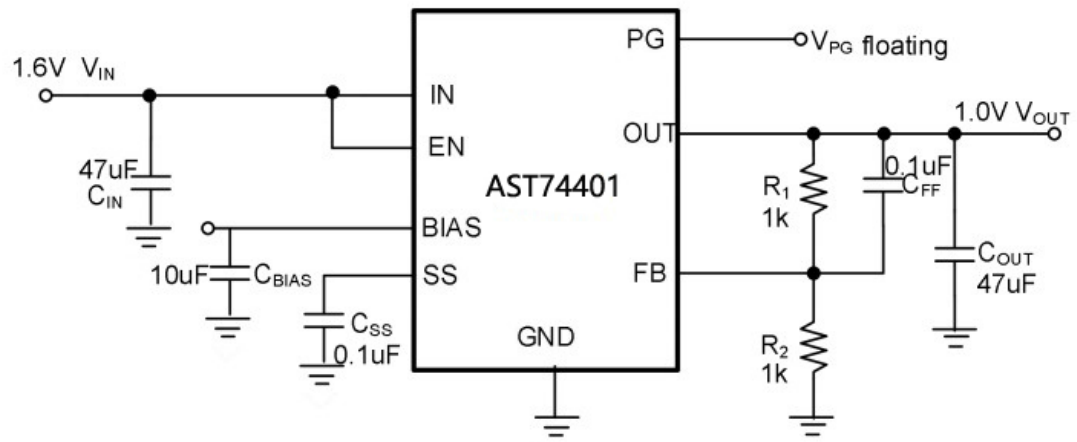
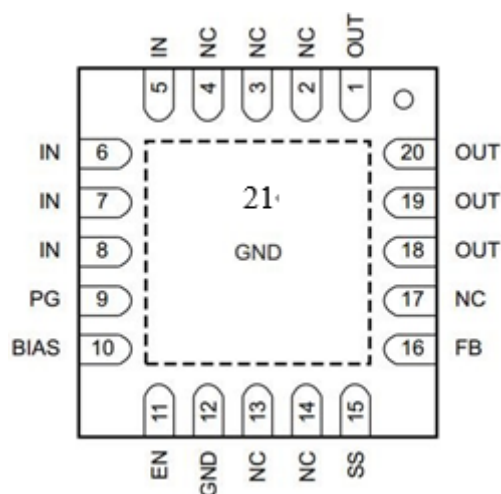


图 1 典型应用电路

2.3、脚位图



(QFN3.5x3.5-20&QFN5x5-20)

图 2 脚位示意图

OUT	1, 18, 19, 20	LDO输出脚，和GND之间至少加47uF以上的陶瓷电容，输出电容尽可能非常靠近OUT脚
NC	2, 3, 4, 13, 14, 17	NC脚，电气不连接
IN	5, 6, 7, 8	输入供电脚，和GND之间至少加10uF以上的陶瓷电容,输入电容尽可能非常靠近IN脚
PG	9	输出信号OK指示端，开漏输出，可外接10k~100k上拉电阻到5.5V电压以下的电源。如果不用此功能，此管脚可以悬空。
BIAS	10	偏置电源输入端，为内部基准误差放大器等其他模块供电，外接至少10uF电容到地。当 $V_{IN} \leq 2.2V$ 时，BIAS脚可以在低输入电压下工作，降低耗散功率；如果不用此功能，此管脚可以悬空或者接到GND。
EN	11	使能端，EN接高电平，芯片开始工作，EN、接地，芯片关闭。EN管脚不能悬空
GND	12	接地脚
SS	15	软起动控制配置引脚，和低噪声配置引脚，低噪声输出时候SS电容不低于10nF，SS电容尽可能非常靠近SS脚
FB	16	通过此管脚外接电阻外接两个分压电阻设置输出电压，分压电阻在1K~10K之间选择，此管脚不能悬空。注意这里输出电压计算公式： $V_{OUT}=0.5 \times (1+R1/R2)$
ExposedPad	21	散热焊盘和参考地，都接GND

3、 最大耐受值

IN, BIAS, EN, PG-----0.3V 至 7V

OUT-----0.3V 至 IN+0.3V

SS, FB-----0.3V 至 3.6V

耗散功率:

$P_D@T_A=25^{\circ}\text{C}$ -----1.5V

热阻 (Note) :

θ_{JC} -----15 $^{\circ}\text{C}/\text{W}$

θ_{JA} -----27 $^{\circ}\text{C}/\text{W}$

最大结温-----125 $^{\circ}\text{C}$

最大引脚温度(焊接时, 10 秒) -----260 $^{\circ}\text{C}$

存储温度范围-----65 $^{\circ}\text{C}$ 至 150 $^{\circ}\text{C}$

Note:热阻参数是在自然对流条件下, 将芯片直接焊接在一块 60mmx60mm,2oz 铜厚, FR4 材质的两层 PCB 上测试得到的。需要注意的是, 在实际设计与应用中, PCB 布局, 敷铜厚度, PCB 层数及尺寸, 导热过孔数量等因素都将直接影响到热阻的大小。

4、 推荐工作条件

V_{IN} -----1.1V^a 至 6.5V

V_{BIAS} -----3.0V 至 6.5V

V_{OUT}^b -----0.5V 至 6V

I_{OUT} -----0A 至 3A

C_{IN} -----10uF 至 47uF

C_{OUT} ----- $\geq 47\mu\text{F}^c$

R_{PG} -----10K Ω 至 100K Ω

C_{SS} -----10nF

C_{FF} -----10nF

结温范围-----55 $^{\circ}\text{C}$ 至 125 $^{\circ}\text{C}$

HBM(人体静电模型) ----- $\pm 2000\text{V}$

^a 当 V_{IN} 电压低于 1.4V 的时候, 偏置电压启动; 相反地, 当 V_{IN} 电压高于或者等于 1.4V 的时候, 偏置电压不启动。当 $V_{IN} \leq 2.2\text{V}$ 的时候, 偏置电压帮助提高直流或交流特性。

^b 输出电压精度不包括器件精度或者外围反馈电阻精度。

^c 推荐的输电容用来优化 400kHz 到 700kHz 范围内的输入纹波抑制比。频率是 DC DC 电源的典型值。

5、 电气参数

(测试条件 $V_{IN}=1.4V$, or $V_{IN}=V_{OUT(nom)}+0.4V$ (以较大值为准), $V_{BIAS}=open$, $V_{OUT(nom)}=0.5V^{(1)}$)

($I_{OUT}=10mA$, $V_{EN}=1.1V$, $C_{IN}=10\mu F$, $C_{OUT}=47\mu F$, C_{FF} , C_{SS} 不接, PG 上拉 $100K\Omega$ 到 V_{IN} , $T_A=-40^{\circ}C\sim 85^{\circ}C$, *标识代表全工作温度范围内规格)

参数	符号	测试条件	最小值	典型值	最大值	单位	
带BIAS欠压锁定阈值电压1	$V_{UVLO1(IN)}$	当 $V_{BIAS}=3V$ 时 V_{IN} 上升		1.02	1.09	V	
			•	0.96	1.17	V	
欠压锁定迟滞1	$V_{HYS1(IN)}$				0.15	V	
			•		0.15	V	
不带BIAS欠压锁定阈值电压2	$V_{UVLO2(IN)}$	V_{IN} 上升		1.31	1.39	V	
			•	1.25	1.50	V	
欠压锁定迟滞2	$V_{HYS2(IN)}$				0.15	V	
			•		0.15	V	
BIAS供电欠压锁定阈值电压	$V_{UVLO(BIAS)}$	V_{BIAS} 上升, $I_N=1.1V$		2.4	2.9	V	
			•		3.15	V	
BIAS欠压锁定阈值电压	$V_{HYS(BIAS)}$	$V_{IN}=1.1V$		0.3		V	
BIAS输入电压范围	V_{BIAS}	$V_{IN}=1.1V$	3.0		6.5	V	
BIAS脚漏电流	I_{BIAS}	$V_{IN}=1.1V$, $V_{BIAS}=6.5V$, $V_{OUT(nom)}=0.5V$, $I_{OUT}=3A$	•		20	mA	
静态电流	I_Q	$V_{IN}=6.5V$, $V_{EN}=1.1V$, $I_{OUT}=5mA$	•		16	mA	
		$V_{IN}=1.4V$, $V_{EN}=1.1V$, $I_{OUT}=3A$	•		25	mA	
关机电流	I_{SD}	$V_{IN}=6.5V$, $V_{EN}=0V$	•		95	μA	
反馈电压	V_{FB}		•	0.49	0.5	0.51	V
反馈电压漏电	I_{FB}	$V_{IN}=6.5V$	•	-300	300	nA	
SS脚电压	V_{SS}		•	0.49	0.5	0.51	V
SS脚充电电流		$V_{SS}=GND$, $V_{IN}=6.5V$	•		18	μA	
输出电压	V_{OUT}		•	0.5-2%	6.0+2%	V	
负载调整率	$\Delta V_{OUT}/\Delta I_{OUT}$	$5mA \leq I_{OUT} \leq 3A$		0.08		%/A	
源调整率	$\Delta V_{OUT}/\Delta V_{IN}$	$I_{OUT}=5mA$, $1.4V \leq V_{IN} \leq 6.5V$		0.05		%/V	
跌落电压	ΔV_{DROP}	$V_{IN}=1.1V$ 至 $6.5V$, $I_{OUT}=3A$, $V_{FB}=0.5V-3\%$	•	200	360	mV	
输出电压噪声	V_N	BW=10Hz 至 100kHz, $V_{IN}=1.1V$, $V_{OUT}=0.75V$, $V_{BIAS}=3.6V$, $I_{OUT}=3A$, $C_{SS}=100nF$, $C_{FF}=10nF$, $C_{OUT}=47\mu F 10\mu F 10\mu F$		3		μV_{RMS}	
		BW=10Hz 至 100kHz, $V_{OUT}=5.0V$, $I_{OUT}=3A$, $C_{SS}=100nF$, $C_{FF}=10nF$, $C_{OUT}=47\mu F 10\mu F 10\mu F$		8.3		μV_{RMS}	
输入纹波抑制比	P_{SRR}	$V_{IN}-V_{OUT}=0.4V$, $I_{OUT}=3A$, $C_{SS}=100nF$,		65		dB	

		$C_{FF}=10nF, C_{OUT}=22\mu F,$ $f=10kHz, V_{OUT}=0.75V,$ $V_{BIAS}=5.0V$					
		$V_{IN}-V_{OUT}=0.4V,$ $I_{OUT}=3A, C_{SS}=100nF,$ $C_{FF}=10nF, C_{OUT}=22\mu F,$ $f=500kHz,$ $V_{OUT}=0.75V,$ $V_{BIAS}=5.0V$			45		dB
		$V_{IN}-V_{OUT}=0.4V,$ $I_{OUT}=3A, C_{SS}=100nF,$ $C_{FF}=10nF, C_{OUT}=22\mu F,$ $f=10kHz, V_{OUT}=5.0V$			59		dB
		$V_{IN}-V_{OUT}=0.4V,$ $I_{OUT}=3A, C_{SS}=100nF,$ $C_{FF}=10nF, C_{OUT}=22\mu F,$ $f=500kHz, V_{OUT}=5.0V$			20		dB
输出限流点	I_{LIM}			3.5	4.2	6.5	A
EN开启阈值电压	$V_{IH(EN)}$		•	1.1			V
EN关闭阈值电压	$V_{IL(EN)}$		•			0.5	V
EN脚漏电流	I_{EN}	$V_{IN}=6.5V, V_{EN}=0V$	•	-0.1		0.1	μA
PG脚阈值电压	V_{PG_FALL}	V_{OUT} 下降		$82\% \times V_{OUT}$	$88\% \times V_{OUT}$	$93\% \times V_{OUT}$	V
PG脚迟滞	V_{PG_HYS}	V_{OUT} 上升			$2\% \times V_{OUT}$		V
PG脚漏电流	I_{PG_LK}	$V_{OUT} > V_{PG_FALL} + V_{PG_HYS},$ $V_{PG}=6.5V$				1	μA
PG脚低电平输出电压	V_{PG_OL}	$V_{OUT} < V_{PG_FALL}, I_{PG_LK} = -1mA$				0.4	V
过温保护点	T_{SD}	重启, 温度降低			130		$^{\circ}C$
		关机, 温度上升			150		$^{\circ}C$

6、 典型特性曲线

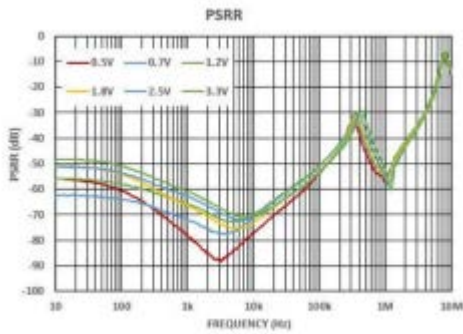


图 4 频率 vs PSRR

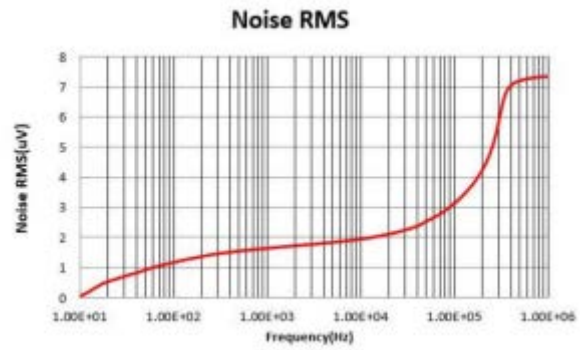


图 5 频率 vs 噪声 μVRMS

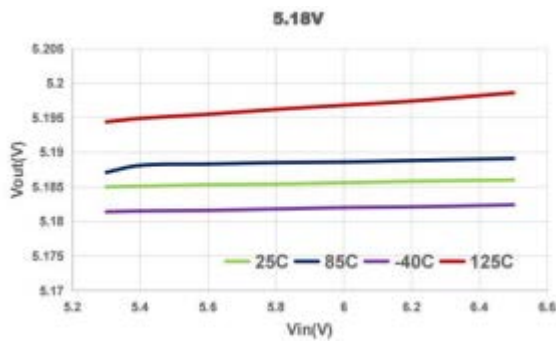


图 6 线性调整率

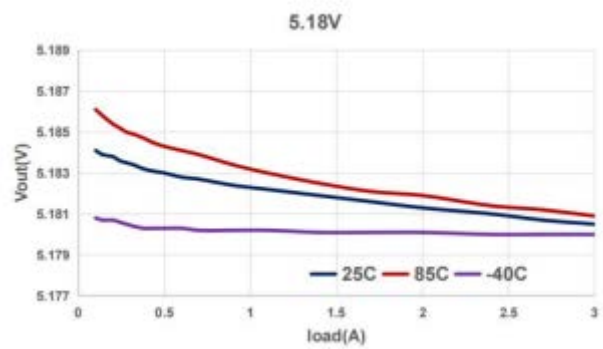


图 7 负载调整率

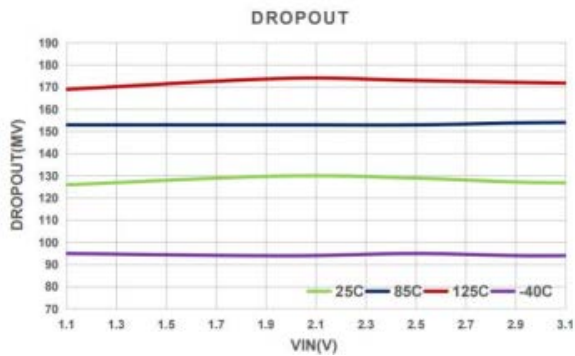


图 8 温度 vs 跌落电压

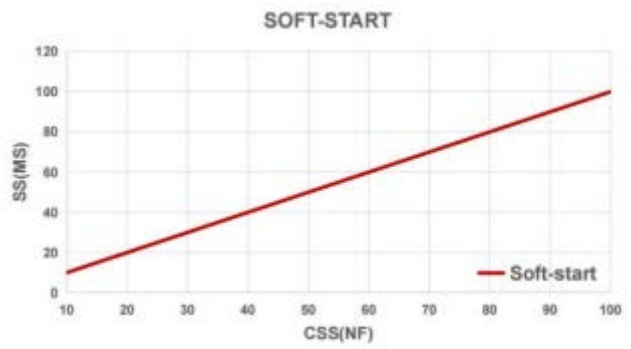


图 9 软启动时间

7、 控制框图

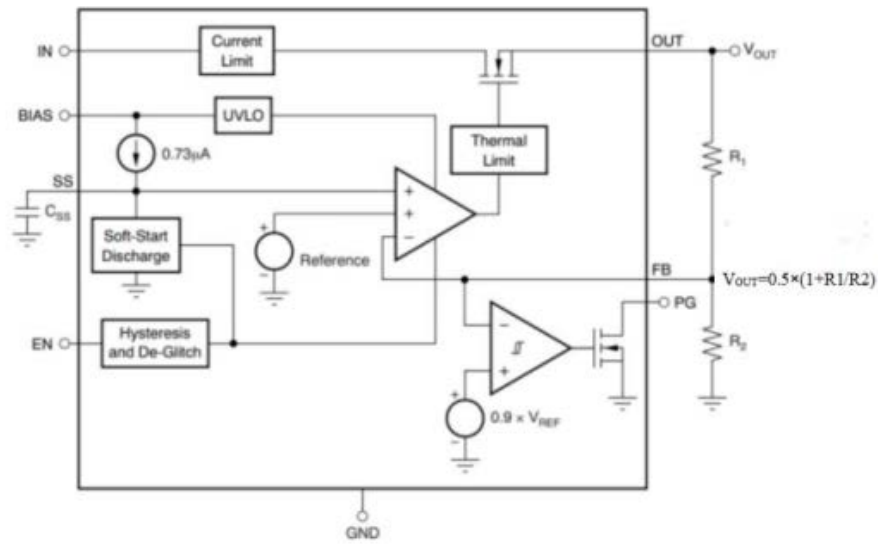
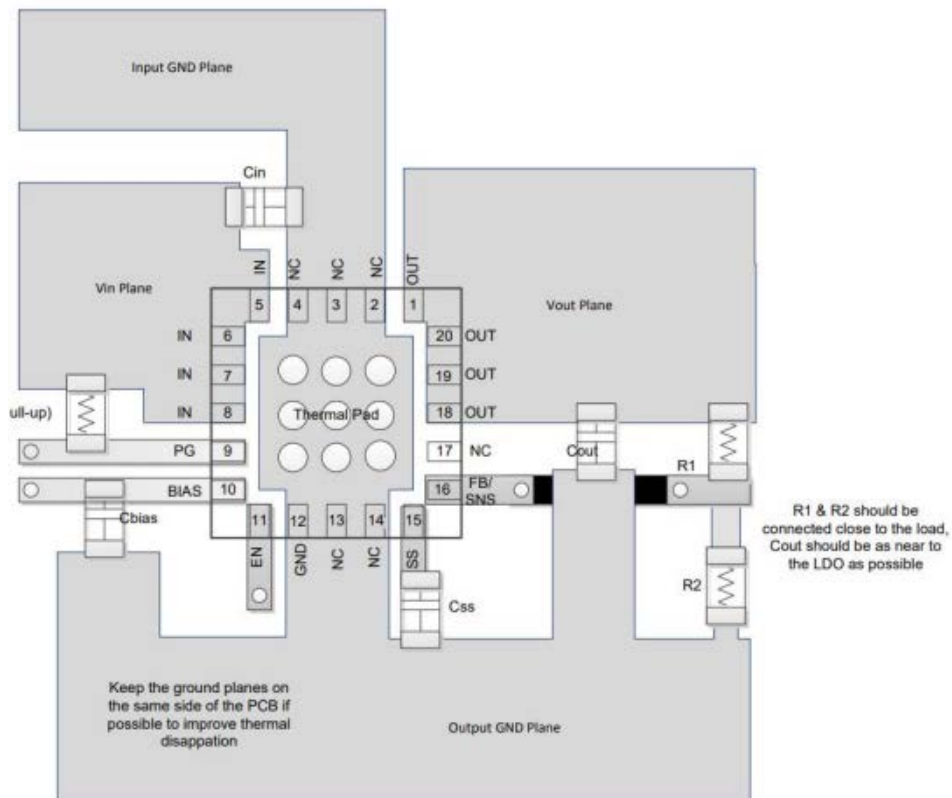


图 3 控制框图

8、 PCB Layout 布局要求

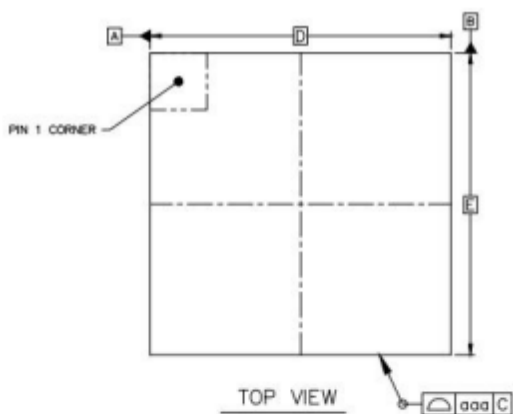
AST74401 的布局相对简单，为了获得最佳的性能，建议参考以下的方法：

- 1) 保证所有功率走线尽可能的短和宽。
- 2) 为了获得较好的热性能，建议选用两层或四层 PCB 布板，同时与芯片 IN，OUT，GND 连接的 PCB 敷铜需要尽量增加厚度和面积。芯片底部的散热焊盘需要直接焊接到 PCB 上，并且通过尽可能多的过孔连接至 PCB 其它层地平面敷铜，以进一步降低热阻，帮助芯片散热。
- 3) 输入电容 C_{IN} 需要尽量靠近 IN 和 GND，其构成的面积需要尽量小，输入电容两端需要增加尽可能多的过孔以进一步降低寄生阻抗。
- 4) 输出电容 C_{OUT} 需要尽量靠近 OUT 和 GND，其构成的面积需要尽量小，输出电容两端需要增加尽可能多的过孔以进一步降低寄生阻抗。
- 5) 反馈网络电阻 R_1 和 R_2 及其走线需要尽量靠近 FB 脚。

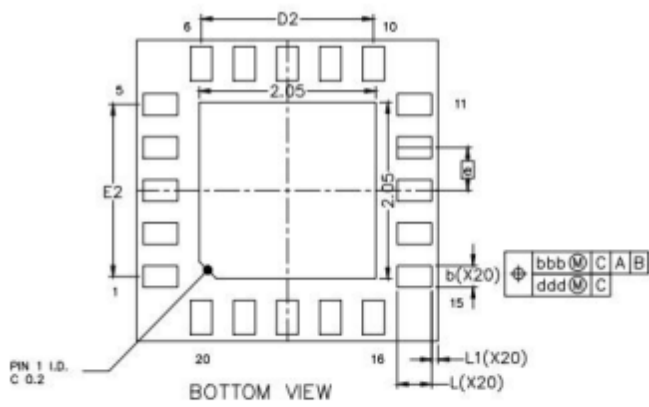


PCB layout 布局推荐

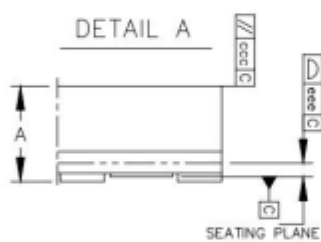
8.1、 QFN3.5x3.5-20 封装尺寸



俯视图



底视图

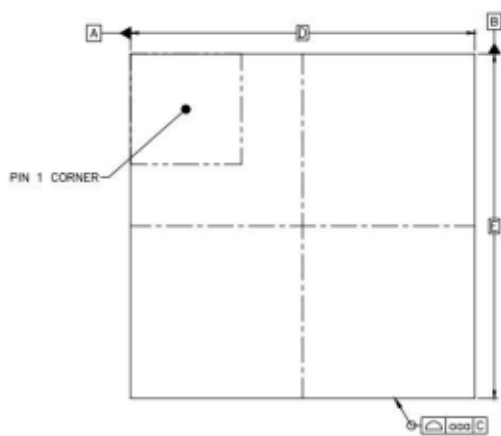


侧视图

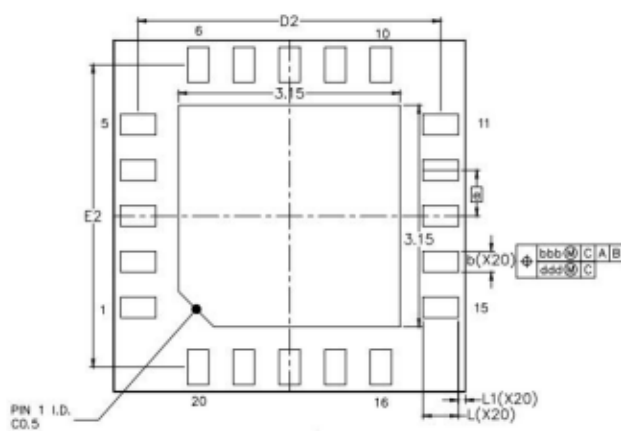
	SYMBOL	MIN	NOM	MAX	
TOTAL THICKNESS	A	0.87	0.92	0.97	
MOLD CAP	A2	---	0.70	---	
SUBSTRATE THICKNESS	A1	0.19	0.22	0.25	
LEAD WIDTH	b	0.20	0.25	0.30	
BODY SIZE	X	D	3.4	3.5	3.6
	Y	E	3.4	3.5	3.6
LEAD PITCH	e	0.5 BSC			
EDGE PAD CENTER TO CENTER	D2	2 BSC			
	E2	2 BSC			
LEAD LENGTH	L	0.35	0.4	0.45	
LEAD TIP TO PKG EDGE	L1	0.00	0.075	0.150	
PACKAGE EDGE TOLERANCE	aaa	0.1			
MOLD FLATNESS	ccc	0.1			
COPLANARITY	eee	0.08			
LEAD OFFSET	bbb	0.1			
	ddd	0.08			

封装尺寸表

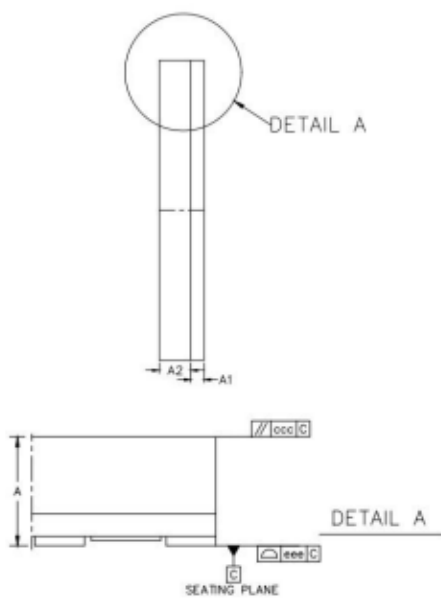
8.2、 QFN5x5-20 封装尺寸



俯视图



底视图



侧视图

	SYMBOL	MIN	NOM	MAX	
TOTAL THICKNESS	A	0.700	0.750	0.800	
MOLD CAP	A2	---	0.530	---	
SUBSTRATE THICKNESS	A1	0.190	0.220	0.250	
LEAD WIDTH	b	0.250	0.300	0.350	
BODY SIZE	X	D	4.900	5.000	5.100
	Y	E	4.900	5.000	5.100
LEAD PITCH	e	0.650			
EDGE PAD CENTER TO CENTER	D2	4.300 BSC			
	E2	4.300 BSC			
LEAD LENGTH	L	0.450	0.500	0.550	
LEAD TIP TO PKG EDGE	L1	0.025	0.100	0.175	
PACKAGE EDGE TOLERANCE	aaa	0.100			
MOLD FLATNESS	ccc	0.100			
COPLANARITY	eee	0.080			
LEAD OFFSET	bbb	0.100			
	ddd	0.080			

封装尺寸表

9、订货型号

产品型号	质量等级	结温范围	封装类型
AST74401C	宽温工业级	-40°C 至 85°C	塑封 QFN3.5X3.5-20
AST74401C5	宽温工业级	-40°C 至 85°C	塑封 QFN5X5-20