

AST65HVD230 型 CAN 总线驱动器数据手册

V1.02

服务电话：13691641629 15012885381

版本记录

Rev.	Date	Author	Description
V1.00			第一版
V1.01			加入订货信息
V1.02			修订电源电流参数

Contents

AST65HVD230 型 CAN 总线驱动器数据手册	I
概述.....	4
1.1 参考资料.....	4
1.2 绝对最大额定值.....	4
1.3 推荐工作条件.....	4
功能概述.....	6
2.1 概述.....	6
2.2 特点.....	6
2.3 功能框图.....	6
2.4 管脚定义.....	6
2.5 管脚排布.....	7
功能描述.....	8
3.1 应用描述.....	8
3.2 真值表.....	9
电参数.....	10
4.1 参数说明.....	10
封装.....	14
5.1 外形尺寸图.....	14
订货信息.....	15
索引	16

概述

1.1 参考资料

仿制 TI 公司的 SN65HVD230。

1.2 绝对最大额定值

电源电压 (VCC)	-0.3V ~ +6V
总线终端电压范围 (VCANL 或者 VCANH)	-4 ~ +16V
总线终端跨接 100Ω 瞬时脉冲输入电压范围 (VCANLP 或者 VCANHP)	-25 ~ +25V
输入电压范围 (VID 或者 VIR)	-0.5 ~ VCC+0.5V
ESD (Human body model, All PIN)	4KV
ESD (device model, All PIN)	1KV
贮存温度范围 (Tstg)	-65°C ~ 150°C

1.3 推荐工作条件

电源电压 (VCC)	3.0V ~ 3.6V
在任何总线端的电压范围 (共模) (V _{IC})	-2V ~ 7V
在任何总线端的电压范围 (单端) (V _I)	-2.5V ~ 7.5V
D、R 引脚的输入高电平电压 (V _{IH})	≥ 2.0V
D、R 引脚的输入低电平电压 (V _{IL})	≤ 0.8V
差分输入电压 (V _{ID})	-6V ~ 6V
输入电压 (V _{RS})	0V ~ VCC
待机或睡眠模式输入电压 (V _{RS})	0.75VCC ~ VCC
波形电阻 (RS)	0 ~ 100kΩ
驱动器输出高电平电流 (I _{OH})	≥ -40mA
接收器输出高电平电流 (I _{OH})	≥ -8mA
驱动器输出低电平电流 (I _{OL})	≤ 48mA
接收器输出低电平电流 (I _{OL})	≤ 8mA

工作温度 (T_A) -55°C ~ 125°C

功能概述

2.1 概述

AST65HVD230 是一款低电压 CAN 总线收发器。AST65HVD230 作为 CAN 总线的物理层芯片，满足 ISO 11898 标准规定。该收发器提供差分发送和差分接收能力，其传输速率达到 1Mbps。

2.2 特点

- 3.3V 供电电压，低功耗设计
- 高输入阻抗，最多允许接入 120 个节点
- 兼容 ISO11898 CAN 总线标准
- 传输速率最高可达 1Mbps
- 输出驱动斜率可调，可替换 PCA82C250
- 片内集成过温保护，支持热插拔
- 质量等级：GJB7400-2011《合格制造厂认证用半导体集成电路通用规范》中的 N 级要求。

2.3 功能框图

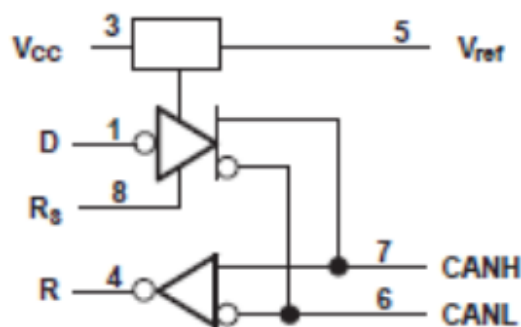


图 2-1 功能框图

2.4 管脚定义

表 2-1 管脚定义

编号	名称	描述
1	D	驱动器输入
2	GND	地
3	VCC	电源
4	R	接收器输出
5	Vref	参考电压输出
6	CANL	低电平总线输出
7	CANH	高电平总线输出
8	Rs	待机/斜率控制器

2.5 管脚排布

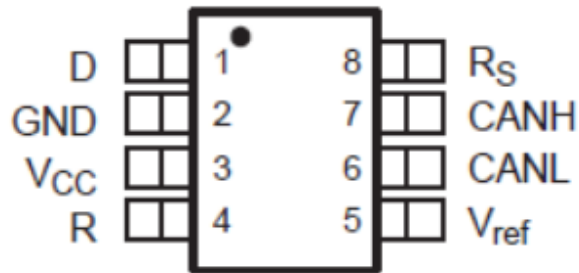


图 2-1 管脚排布图

功能描述

3.1 应用描述

产品典型应用在 CAN 总线上各设备之间通信，AST65HVD230 是 CAN 控制器与 CAN 物理总线之间的接口芯片，负责将控制器的数字逻辑信号转换为模拟信号，发送到 CAN 总线传输，接收终端负责接收总线模拟信号转换为数字信号，实现设备终端之间的通信。传输介质双绞线，需在总线两端分别接入终端电阻，其阻值典型值 120 欧姆，传输速率最大设置为 1Mbps，根据传输距离和应用速率要求，可选择斜率控制模式进行数据传输，Rs 管脚外接不同电阻可实现 CAN 总线输出信号的斜率调整，该模式适合低速通信应用。

典型应用电路如图 3-1 所示。

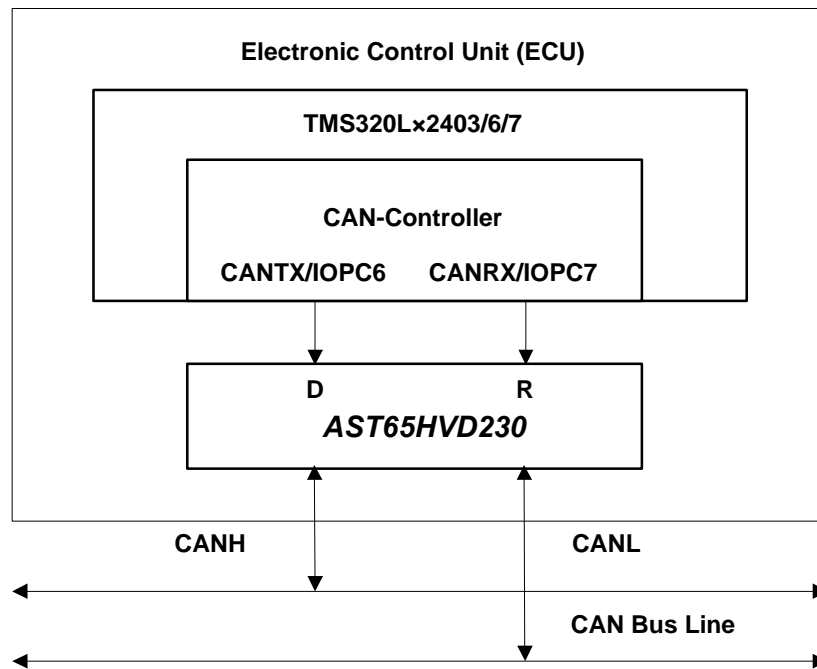


图 3-1 终端 ECU 典型应用图

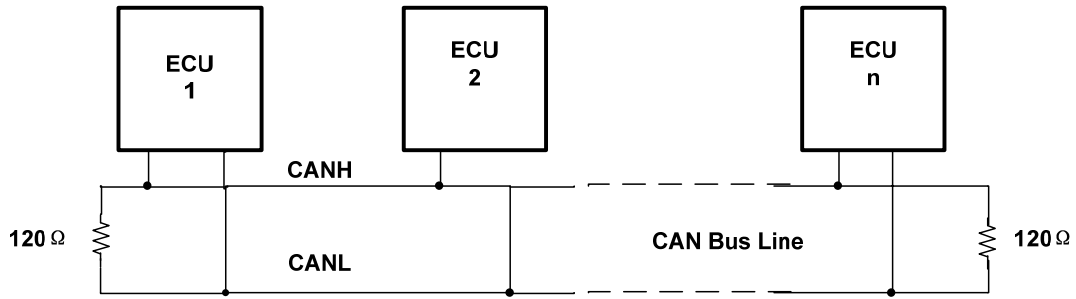


图 3-2 典型应用图

3.2 真值表

表 3-1 驱动器真值表

D 输入	R_s	输出		总线状态
		CANL	CANH	
L	$V(R_s) < 1.2V$	H	L	显性
H		Z	Z	隐性
OPEN	X	Z	Z	隐性
X	$V(R_s) > 0.7V_{CC}$	Z	Z	隐性

X: 不相关; ? : 不确定

表 3-2 接收器真值表

差分输入	R_s	R 输出
$V_{ID} \geq 0.9V$	X	L
$0.5 < V_{ID} < 0.9V$	X	?
$V_{ID} \leq 0.5V$	X	H
OPEN	X	H

X: 不相关; ? : 不确定

表 3-3 状态表

$V(R_s)$	工作模式
$V(R_s) > 0.75V_{CC}$	停止模式
$10K\Omega \sim 100K\Omega$ (对地)	斜率控制模式
$V(R_s) < 1V$	高速模式 (无斜率控制)

电参数

4.1 参数说明

4.1.1 直流参数

表 4-1 直流参数

参数	符号	条件: 除另有规定外 VCC=3.0V~3.6V, -55°C≤TA≤125°C		极限值		单位	
				最小	最大		
驱动器							
总线输出高电平电压	VOH	VI = 0V	CANH	2.45	VCC	V	
			CANL	0.5	1.25	V	
总线输出低电平电压	VOL	VI = 3V	CANH	1.8	2.4	V	
			CANL	1.8	2.4	V	
差分输出电压	VOD(D)	VI = 0V		1.2	3	V	
	VOD(R)	VI = 3V		-120	12	mV	
		VI = 3V, 无负载		-0.5	0.05	V	
输入高电平电压	VIH	D 引脚		2.0	—	V	
输入低电平电压	VIL	D 引脚		—	0.8	V	
输入高电平电流	IIH	VI = 2V		-30	—	μA	
输入低电平电流	IIL	VI = 0.8V		-30	—	μA	
短路输出电流	IOS	VCANH=-2V		-250	250	mA	
		VCANL=7V		-250	250	mA	
电源电流	ICC	待机	VRS=VCC	500	600	μA	
		所有设备	显性	VI=0V, 无负载	500	17	mA
			隐性	VI=VCC, 无负载	500	17	mA
接收器							
正向输入阈值电压	VIT+	-		500	900	mV	
反向输入阈值电压	VIT-	-		500	—	mV	
迟滞电压 (VIT+, VIT-)	VHYS	-		—	150	mV	
输出高电平电压	VOH	-6V ≦ VID ≦ 500mV, IO=-8mA		2.4	—	V	
输出低电平电压	VOL	900mV ≦ VID ≦ 6V, IO=8mA		—	0.4	V	

参数	符号	条件: 除另有规定外 VCC=3.0V~3.6V, -55℃≤TA≤125℃		极限值		单位	
				最小	最大		
总线输入电流	II	VIH=7V	其他输入=0V, D=3V	100	250	uA	
		VIH=7V, Vcc=0V		100	350	uA	
		VIH=-2V		-200	-30	uA	
		VIH=-2V, Vcc=0V		-100	-20	uA	
电源电流	ICC	待机	VRS=VCC	—	600	uA	
		所有设备	显性	VI=0V, 无负载	—	17	mA
			隐性	VI=VCC, 无负载	—	17	mA
器件控制引脚参数							
输出参考电压	VREF	-5uA<IVREF<5uA		0.45VCC	0.55VCC	V	
		-50uA<IVREF<50uA		0.4VCC	0.6VCC	V	
高速输入电流	IRS	VRS<1V		-450	0	uA	

4.1.2 交流参数

表 4-2 交流参数

参数	符号	条件: 除另有规定外 VCC=3.0V~3.6V, -55℃≤TA≤125℃		极限值		单位
				最小	最大	
驱动器开关参数 (图4-1)						
低电平到高电平传输延迟时间	tPLH	VRS=0V, CL=50pF,		—	85	ns
		RS 通过 10kΩ 负载接地, CL=50pF		—	125	
		RS 通过 100kΩ 负载接地, CL=50pF		—	870	
高电平到低电平传输延迟时间	tPHL ^a	VRS=0V, CL=50pF		—	120	ns
		RS 通过 10kΩ 负载接地, CL=50pF		—	180	
		RS 通过 100kΩ 负载接地, CL=50pF		—	1200	
脉冲歪斜	tsk (p) ^b	VRS=0V, CL=50pF		—	50	ns
		RS 通过 10kΩ 负载接地, CL=50pF		—	100	
		RS 通过 100kΩ 负载接地, CL=50pF		—	500	
差分输出信号上升时间	tr ^a	VRS=0V, CL=50pF		—	100	ns
		RS 通过 10kΩ 负载接地, CL=50pF		—	160	
		RS 通过 100kΩ 负载接地, CL=50pF		—	1200	
差分输出信号下降时间	tf ^a	VRS=0V, CL=50pF		—	80	ns
		RS 通过 10kΩ 负载接地, CL=50pF		—	150	
		RS 通过 100kΩ 负载接地, CL=50pF		—	1000	
接收器开关参数 (图4-2)						
低到高电平输出传输延迟时间	tPLH	—		—	50	ns
高到低电平输出传输延迟时间	tPHL	—		—	50	ns
脉冲斜率	Tsk(p) _b	—		—	10	ns

参数	符号	条件: 除另有规定外 VCC=3.0V~3.6V, -55℃≤TA≤125℃	极限值		单位
			最小	最大	
输出信号上升时间	t_r^b	-	-	15	ns
输出信号下降时间	t_f^b	-	-	15	ns
器件开关参数 (图4-3)					
总循环延迟时间 (驱动器输入到接收器输出, 隐性到显性)	t_{loop1}^a	VRS=0V, CL=50pF	-	115	ns
		RS 通过 10kΩ 负载接地, CL=50pF	-	175	
		RS 通过 100kΩ 负载接地, CL=50pF	-	920	
总循环延迟时间 (驱动器输入到接收器输出, 显性到隐性)	t_{loop2}^a	VRS=0V, CL=50pF	-	135	ns
		RS 通过 10kΩ 负载接地, CL=50pF	-	185	
		RS 通过 100kΩ 负载接地, CL=50pF	-	990	
器件控制引脚参数 (图 4-4)					
通过 RS 控制待机模式唤醒时间	t_{WAKE}^b	-	-	1.5	us
^a 该参数在 RS 引脚接地的情况下进行测试; ^b 该参数不要求测试。					

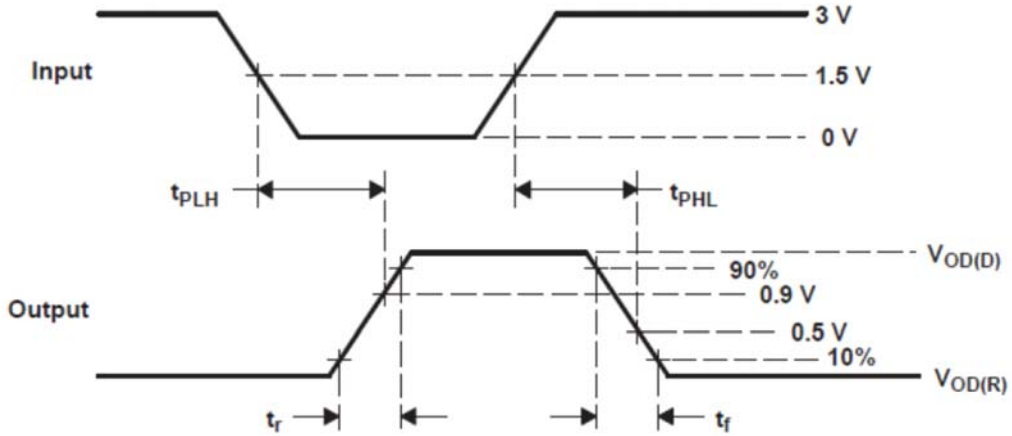


图 4-1 驱动器时序图

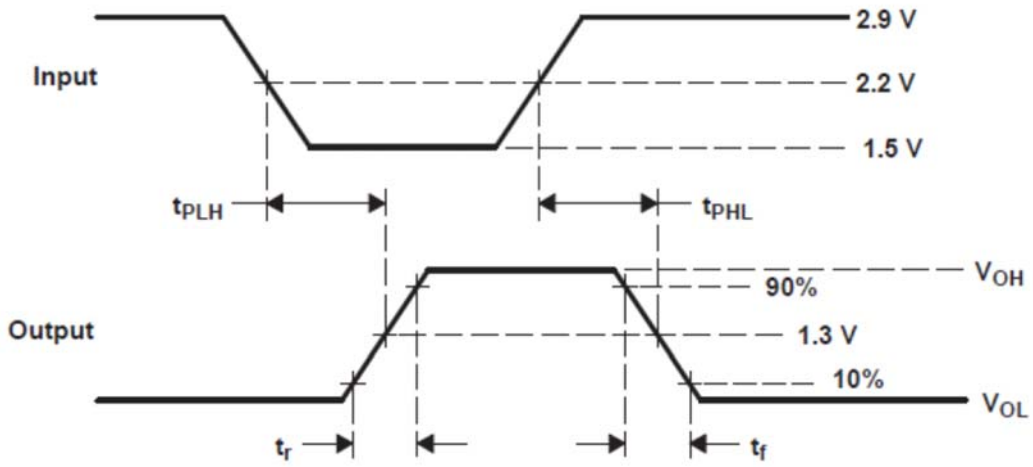


图 4-2 接收器器时序图

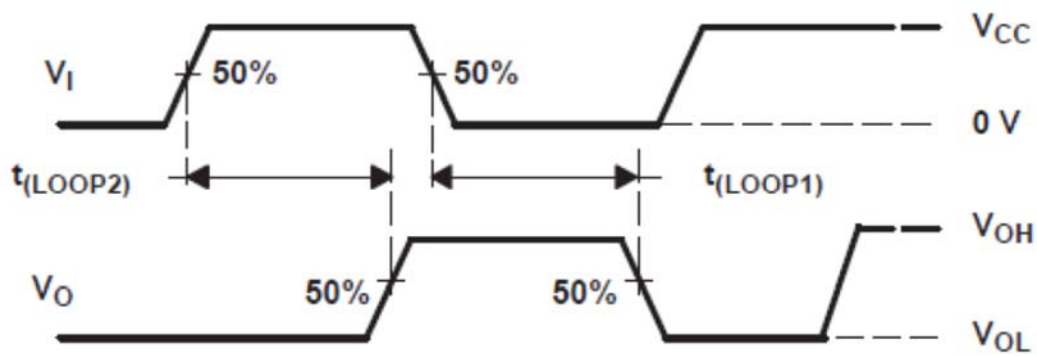


图 4-3 t_{loop} 时序图

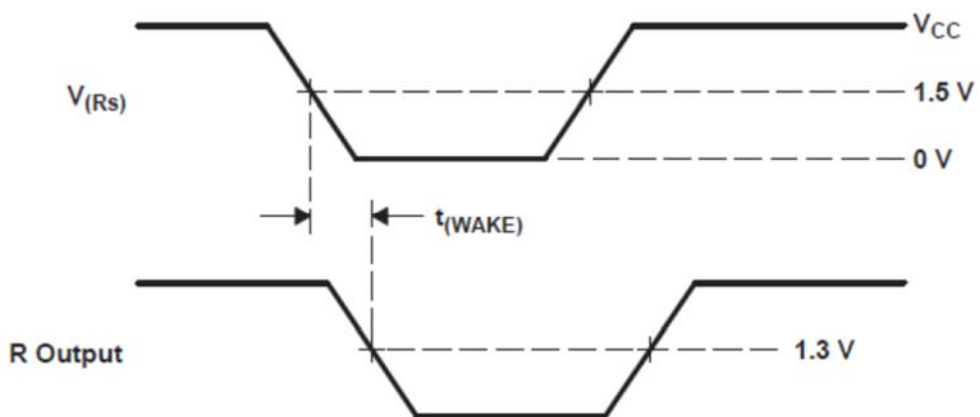
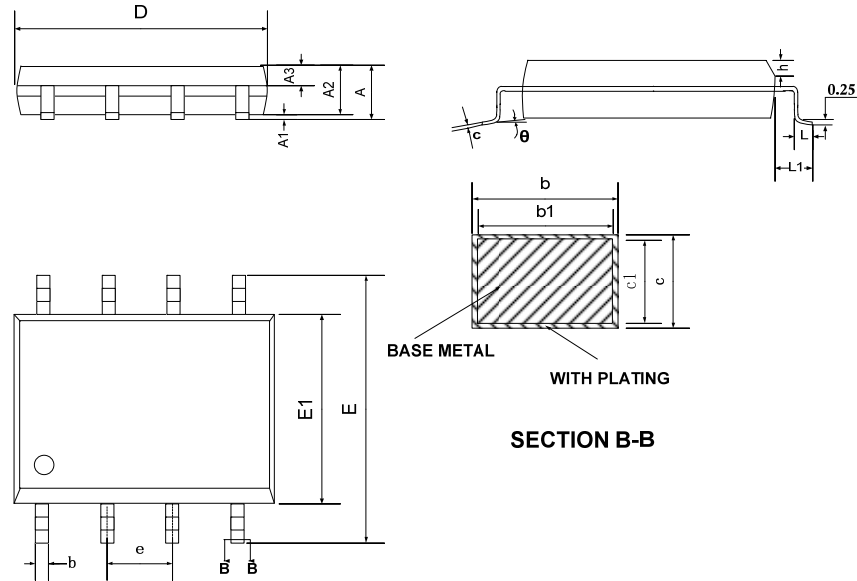


图 4-4 t_{WAKE} 时序图

封装

5.1 外形尺寸图

封装形式 SOP8 封装



尺寸符号	数值: mm		
	最小	公称	最大
A	—	—	1.75
A1	0.10	—	0.225
A2	1.30	1.40	1.50
A3	0.60	0.65	0.70
b	0.39	—	0.47
b1	0.38	0.41	0.44
c	0.20	—	0.24
c1	0.19	0.20	0.21
D	4.80	4.90	5.00
E	5.80	6.00	6.20
E1	3.80	3.90	4.00
e	1.27BSC		
h	0.25	—	0.50
L	0.50	—	0.80
L1	1.05REF		
θ	0	—	8°

图 5-1 封装尺寸图

订货信息

表 6-1 选型列表

序号	型号	封装	引脚数
1	AST65HVD230	SOP	8

索引

表格索引

表 2-1 管脚定义	6
表 3-1 驱动器真值表	9
表 3-2 接收器真值表	9
表 3-3 状态表	9
表 4-1 直流参数	10
表 4-2 交流参数	11
表 6-1 选型列表	15

图索引

图 2-1 功能框图.....	6
图 2-2 管脚排布图.....	7
图 3-1 终端ECU典型应用图.....	8
图 3-2 典型应用图.....	9
图 4-1 驱动器时序图.....	12
图 4-2 接收器器时序图.....	13
图 4-3 tloop时序图.....	13
图 4-4 tWAKE时序图.....	13
图 5-1 封装尺寸图.....	14