



深圳市雅创芯瀚电子科技有限公司
SHENZHEN ASTRONG-TECH CO., LTD

AST485PASA型
RS-485 422信号收发器电路
数据手册

服务电话: 13691641629 15012885381

目 录

1 概述	2
1.1 产品简介.....	2
1.2 产品特性.....	2
1.3 引脚定义与排布.....	3
1.4 原理框图.....	4
2 功能描述	5
2.1 功能描述.....	5
2.2 典型应用指南.....	5
3 电气特性	7
3.1 绝对最大额定值.....	7
3.2 推荐工作条件.....	7
3.3 电特性表.....	8
4 说明事项	11
4.1 运输与储存.....	11
4.2 开箱与检查.....	11
4.3 使用操作规程及注意事项.....	11
5 封装	12
5.1 AST485PAS封装形式.....	12
6 订货信息	13

1 概述

1.1 产品简介

AST485PAS 是一款低功耗 RS-485/422 信号收发器。它用于 RS-485 和 RS-422 等串行数据接口标准系统中，内部有驱动和接收两个模块，可以实现半双工传输。最大传输速率为 2.5Mbps。

1.2 产品特性

- 工作电压：5V±0.25V
- 最大传输速率：2.5Mbps
- 输入高电平电压：2.0V
- 输入低电平电压：0.8V
- 输出高电平电压： $V_{CC}-1.5V$
- 输出低电平电压：0.4V
- 驱动器输入低到禁止：100ns
- 接收器是能到低输出时间：50ns
- 封装：塑封 SOP8
- 湿度敏感等级：3 级

1.3 引脚定义与排布

AST485PAS引出端排列见图 1-1。

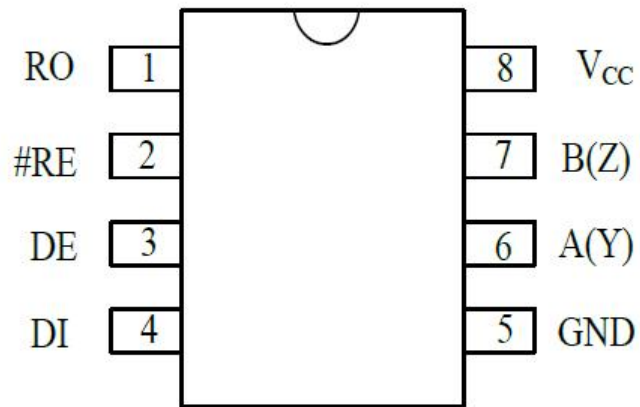


图 1-1 引出端排列

AST485PAS引出端功能见表 1-1。

表 1-1 引出端功能表

引出端序号	符号	I/O	功能
1	RO	O	接收器输出
2	#RE	I	接收器使能
3	DE	I	发射器使能
4	DI	I	发送器输入
5	GND	-	地
6	A(Y)	I/O	接收器输入（正） 发射器输出（正）
7	B(Z)	I/O	接收器输入（负） 发射器输出（负）
8	V _{CC}	-	电源电压

1.4 原理框图

AST485PAS的原理框图见图 1-2。

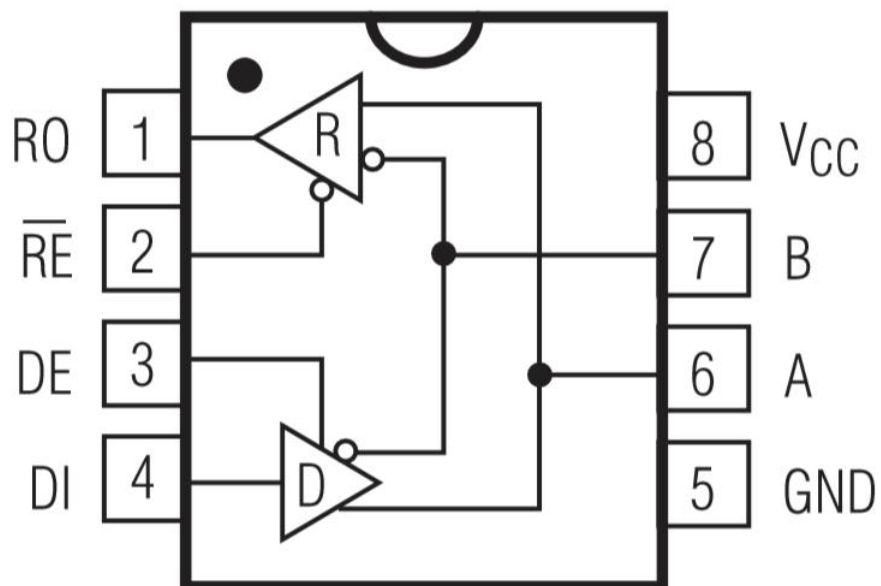


图 1-2 原理框图

2 功能描述

2.1 功能描述

AST485PAS主要是与外部串行接口进行数据的传输，它可以将外部的逻辑信号通过驱动器转化为差分信号，也可以通过接收器中的比较器将接收的差分信号耦合到比较器的输入端，利用比较器将差分信号转换为单端的逻辑电平信号。数据引脚不支持输入悬空。其中接收器的输入和驱动器的输出共用。可以实现点对点或多点对多点传输。具体工作模式如表 2-1。

表 2-1 工作模式

发射模式				
输入			输出	
$\overline{\text{RE}}$	DE	DI	B (Z)	A (Y)
1	1	1	0	1
1	1	0	1	0
1	0	X	高阻	高阻
接收模式				
输入			输出	
$\overline{\text{RE}}$	DE	A-B	RO	
0	0	$\geq 0.2\text{V}$	1	
0	0	$\leq -0.25\text{V}$	0	
1	0	X	高阻	

2.2 典型应用指南

图 2-1为芯片的典型应用配置。芯片在使用时，差分接收端需要接终端电阻，一般在 $100\Omega \sim 120\Omega$ 左右。芯片在使用时根据终端电阻不同有不同的电压摆幅，终端电阻越大则电压摆幅越大。同时芯片的电源地引脚需要接去耦电容，保证电源的稳定性，具体大小可根据实际情况调节。

芯片的典型应用配置图见图 2-1。

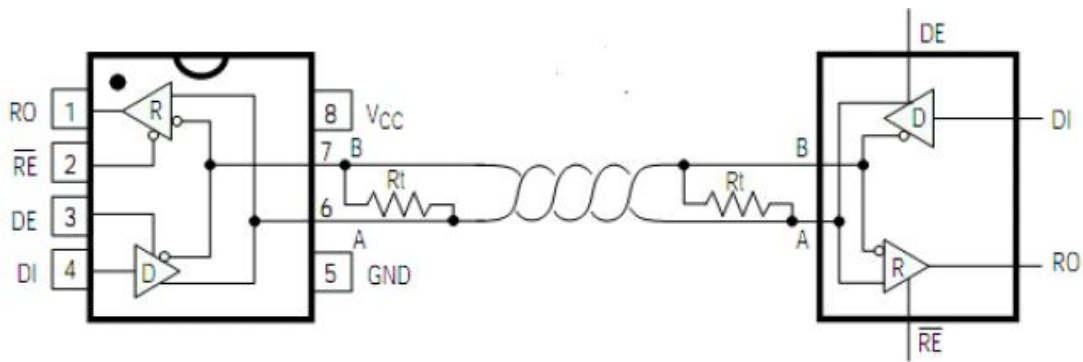


图 2-1 典型应用配置

本芯片不支持输入悬空，如对悬空时的输出电平有要求，需要在差分输入端外接上下拉电阻，具体阻值需要根据所接的匹配电阻计算，需要保证输入悬空后差分输入端有200mV~350mV的压差。

举例：如需差分输入悬空时输出高电平，终端电阻 $R_T=100\Omega$ ，点对点传输，线缆上无其他电阻，则在A端与电源（ $V_{DD}=5V$ ）间接 300Ω 左右上拉电阻 R_A ，B端与地接 300Ω 左右下拉电阻 R_B 。如果不考虑其他外界因素则悬空时差分输入端口电压差 $V_{OD}=V_{DD} \times R_X / (R_A + R_X + R_B)$ 约为250mV（ $R_X = R_T/2$ ）。可以保证输入悬空后输出高电平。具体应用电路图见图 2-2。

本芯片ESD等级为2000V，如果系统对抗静电有更高要求，建议在差分输入端接入TVS或串联电阻 R_I 等保护器件进一步保护，TVS要选择可以满足-7V~12V输入耐压要求的型号，且击穿电压不可过高（尽量不超过13V）电阻要串联在输入端处，用户可以根据外接的静电环境，芯片信号的传输距离速度和连接方式选择合适的电阻，电阻越小对信号影响越小，电阻越大保护效果越好。推荐范围为 $0.5K\Omega \sim 3K\Omega$ 。具体应用电路图见图 2-2。。

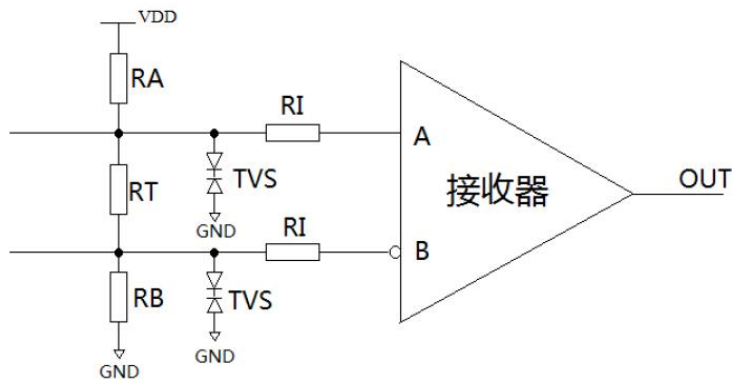


图 2-2 应用电路图

3 电气特性

3.1 绝对最大额定值

绝对最大额定值如下：

电源电压 (V_{CC})	7V
控制器输入电压 ($V_{\#RE, DE}$)	-0.3V~ $V_{CC}+0.3$
驱动器输入电压 (V_{DI})	-0.3V~ $V_{CC}+0.3$
驱动器输出电压 ($V_{A,B}$)	-7.5V~+12.5V
接收器输入电压 ($V_{A,B}$)	-7.5V~+12.5V
接收器输出电压 (V_{RO})	-0.3V~ $V_{CC}+0.3$
功耗 (P_D)	471mW
贮存温度 (T_{stg})	-65°C~150°C

3.2 推荐工作条件

推荐工作条件如下：

电源电压 (V_{CC})	5V±0.25V
输入高电平电压 (V_{IH})	2.0V
输入低电平电压 (V_{IL})	0.8V
工作温度范围 (T_A)	-55°C~125°C

3.3 电特性表

3.3.1 DC 特性表

表 3-1 DC 特性表

特性	符号	测试条件 除另有规定外 $V_{CC}=5V$ $-55^{\circ}C \leq T_A \leq 125^{\circ}C$		极限值		单位
				最小	最大	
无负载驱动器差分输出电压	V_{OD}	—		—	5	V
驱动器差分输出电压	V_{OD}	$R_L=50\Omega$ 图 3-1		2.0	—	V
		$R_L=27\Omega$ 图 3-1		1.5	5	
驱动器差分输出电压变化值	ΔV_{OD}	$R_L=27\Omega$ 图 3-1		—	0.2	V
驱动器共模输出电压	V_{OC}	$R_L=27\Omega$ 图 3-1		—	3	V
驱动器共模输出电压变化值	ΔV_{OC}	$R_L=27\Omega$ 图 3-1		—	0.2	V
驱动器输入(高电平)	V_{IH}	DE,DI,#RE		2.0	—	V
驱动器输入(低电平)	V_{IL}	DE,DI,#RE		—	0.8	V
驱动器逻辑输入电流	I_{IN1}	DE,DI,#RE		—	± 2	μA
接收器输入电流 (A, B)	I_{IN2}^a	DE =0V, $V_{CC}=0V$ 或 5V	$V_{IN}=12V$	—	1.0	mA
			$V_{IN}=-7V$	—	-0.8	mA
接收器输入阈值电压	V_{TH}	$0V \leq V_{CM} \leq V_{CC}$		-0.25	0.2	V
接收器输入迟滞电压	V_{hys}	$-7V \leq V_{CM} \leq 12V$		10	—	mV
接收器输出(高电平)	V_{OH}	$I_{OUT}=-4mA, V_{ID}=200mV$		$V_{CC}-1.5$	—	V
接收器输出(低电平)	V_{OL}	$I_{OUT}=4mA, V_{ID}=200mV$		—	0.4	V
接收器三态输出接收器输出电流	I_{OZR}	$0.4V \leq V_{OUT} \leq 2.4V$		—	± 5	μA
接收器输入阻抗	R_{IN}	$-7V \leq V_{CM} \leq 12V$		96	—	K Ω
工作电流	I_{CC}	#RE=0V 或 V_{CC}	DE=0V	—	1	mA
			DE=5V	—	1.2	mA
关断模式下工作电流	I_{SHDN}	DE =0V, RE= V_{CC} ,DI= V_{CC} 或 0V		—	10	μA
驱动器短路输出电流	I_{OSD}^a	$-7V \leq V_{CM} \leq 12V$		35	250	mA
接收器短路输出电流	I_{OSR}^a	$0V \leq V_{RO} \leq V_{CC}$		± 8	± 95	mA

^a 该参数测试时如果高压不稳定容易造成芯片损伤，生产筛选中不测试。

3.3.2 AC 特性表

表 3-2 AC 特性表

特性	符号	条件（除另有规定外 $V_{CC}=5V$ $-55^{\circ}C \leq T_A \leq 125^{\circ}C$ ）	极限值		单位
			最小值	最大值	
驱动器传输延迟（低到高）	t_{DPLH}	$R_{DIFF}=54\Omega$; $C_{L1}=C_{L2}=100pF$ 图 3-2 图 3-3	—	1000	ns
驱动器传输延迟（高到低）	t_{DPHL}		—	1000	ns
驱动器上升沿/下降沿时间	t_{DR}/t_{DF}		200	700	ns
驱动器使能（输出高）	t_{DZH}	$C_L=100pF$,S1 闭合 图 3-4 图 3-5	—	2500	ns
驱动器使能（输出低）	t_{DZL}		—	2500	ns
驱动器输入低到禁止	t_{DLZ}	$C_L=15pF$,S2 闭合 图 3-4 图 3-5	—	100	ns
驱动器输入高到禁止	t_{DHZ}		—	100	ns
驱动器关断（输出高）	t_{DZH}	$C_L=15pF$,S2 闭合 图 3-4 图 3-5	—	4500	ns
驱动器关断（输出低）	t_{DZL}	$C_L=15pF$,S1 闭合 图 3-4 图 3-5	—	4500	ns
关断时间	T_{SHDN}	—	50	600	ns
接收器传播延迟（低到高）	t_{RPLH}	$VID \geq 2.0V$; 上升与 下降沿时间 $VID \leq 15ns$ 图 3-6 图 3-7	—	200	ns
接收器传播延迟（高到低）	t_{RPHL}		—	200	ns
接收器使能（输出低）	t_{RZL}	$C_L=100pF$,S1 闭合 图 3-8 图 3-9	—	50	ns
接收器使能（输出高）	t_{RZH}	$C_L=100pF$,S2 闭合 图 3-8 图 3-9	—	50	ns
接收器输出低到禁止	t_{RLZ}	$C_L=100pF$,S1 闭合 图 3-8 图 3-9	—	50	ns
接收器输出高到禁止	t_{RHZ}	$C_L=100pF$,S2 闭合 图 3-8 图 3-9	—	50	ns
接收器关断（输出高）	t_{RZH}	$C_L=100pF$,S2 闭合 图 3-9 图 3-10	—	3500	ns
接收器关断（输出低）	t_{RZL}	$C_L=100pF$,S1 闭合 图 3-9 图 3-10	—	3500	ns

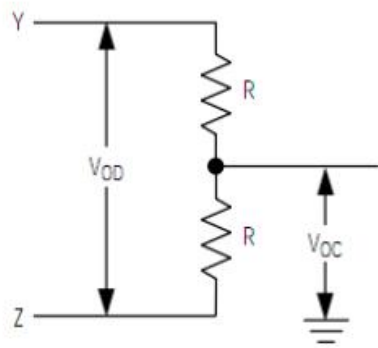


图 3-1 驱动器直流测试负载

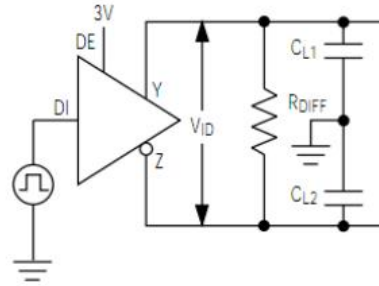


图 3-2 驱动器时序测试电路

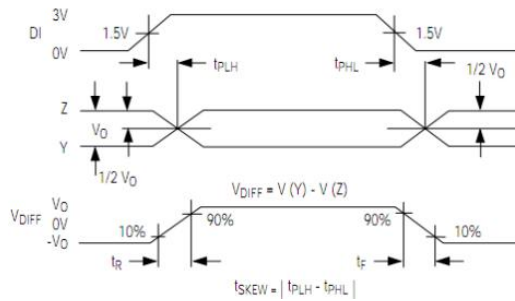


图 3-3 驱动器传播延迟

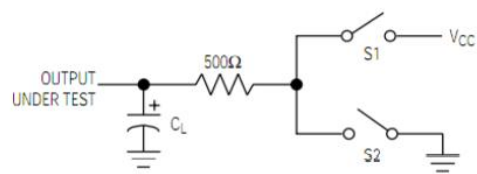


图 3-4 驱动器使能/禁能时序测试电路

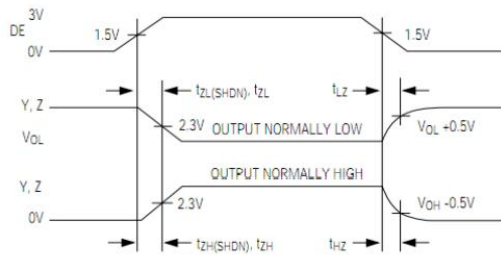


图 3-5 驱动器使能/禁能时序

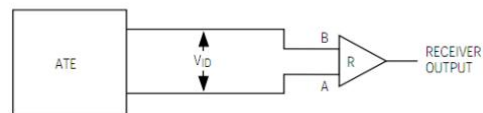


图 3-6 接收器传播延时测试电路

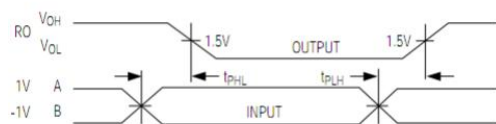


图 3-7 接收器传播延迟时序

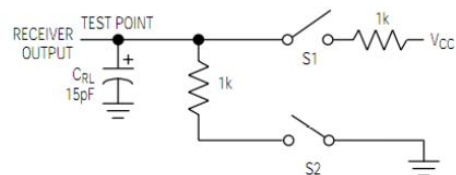


图 3-8 接收器使能/禁能时序测试电路

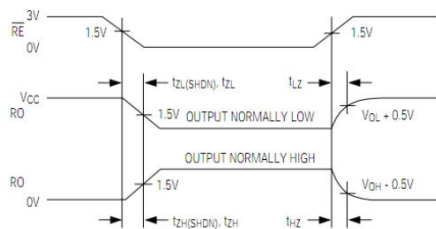


图 3-9 接收器使能与禁能时序

4 说明事项

4.1 运输与储存

芯片在适宜环境下储运。

使用指定的防静电包装盒进行产品的包装和运输。在运输过程中，确保芯片不要与外物发生碰撞。

4.2 开箱与检查

开箱使用芯片时，请注意观察产品标识。确定产品标识清晰，无污迹，无擦痕。同时，注意检查无损坏，无伤痕，管脚整齐，无缺失，无变形。

4.3 使用操作规程及注意事项

器件必须采取防静电措施进行操作。取用芯片时应佩戴防静电手套，防止人体电荷对芯片的静电冲击，损坏芯片。将芯片插入电路板上的底座时以及将芯片从电路板上的底座取出时，应注意施力方向以确保芯片管脚均匀受力。不要因为用力过猛，损坏芯片管脚，导致无法使用。

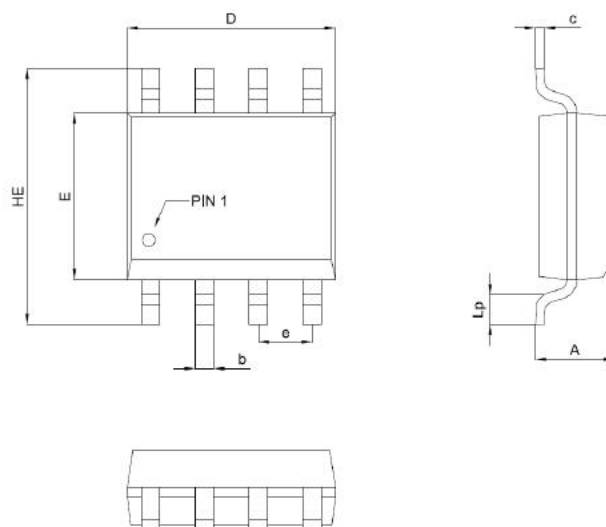
推荐下列操作措施：

- a) 器件应在防静电的工作台上操作，或带指套操作；
- b) 试验设备和器具应接地；
- c) 不能触摸器件引线；
- d) 器件应存放在导电材料制成的容器中（如：集成电路专用盒）；
- e) 生产、测试、使用以及转运过程中应避免使用引起静电的塑料、橡胶或丝织物；
- f) 相对湿度尽可能保持在 $50\% \pm 30\%$ 以上。

5 封装

5.1 AST485PAS 封装形式

AST485PAS 采用塑料 SOP8 封装。封装形式如图 5-1:



尺寸符号	数值 (单位: mm)		
	最小	公称	最大
A	1.50	——	1.75
b	0.33	——	0.48
c	0.15	——	0.26
D	4.70	4.90	5.10
HE	5.80	6.00	6.20
E	3.70	3.90	4.10
e	——	1.27	——
LP	0.40	——	0.80

图 5-1 封装形式图

6 订货信息

表 6-1 选型列表

序号	产品型号	封装	引脚数
1	AST485PAS	SOP	8