



深圳市雅创芯瀚电子科技有限公司
SHENZHEN ASTRONG-TECH CO., LTD

AST3490xAS 系列高速串行总线 电路数据手册

服务电话：13691641629 15012885381

目 录

概述	4
1.1 产品特性.....	4
1.2 特点.....	4
1.3 原理框图.....	4
1.4 管脚说明.....	5
1.5 引出端排列.....	5
功能介绍	7
2.1 功能描述.....	7
2.2 典型应用指南.....	7
电特性	9
3.1 绝对最大额定值.....	9
3.2 推荐工作条件.....	9
3.3 直流特性.....	9
3.4 交流特性.....	10
说明事项	12
4.1 运输与储存.....	12
4.2 开箱与检查.....	12
4.3 使用操作规程及注意事项.....	12
封装	13
5.2 AST3490PAS 封装.....	13
订货信息	14
索引	15

概述

1.1 产品特性

AST3490xAS系列是高性能、低功耗总线收发器，可用于RS-485和RS-422等串行数据接口标准系统中，内部有驱动和接收两个模块，可以实现全双工传输。最大传输速率为10Mbps，提供陶瓷封装CSOP8和塑封SOP8两种封装形式。

1.2 特点

主要技术指标：

- 工作电压：3.3±10%
- 输入高电平电压：≥2.0V
- 输入低电平电压：≤0.8V
- 输出高电平电压：≥2.4V
- 输出低电平电压：≤0.4V
- 驱动器差分输出延迟：≤35ns
- 驱动器差分输出转换时间：≤25ns
- 接收器传输延迟：≤90ns
- 接收器传输延迟摆率：≤10ns
- 最大传输速率为：10Mbps
- 工作电流：5mA
- ESD：2000V
- 工作温度：-55℃~105℃
- 质量等级：满足GJB 597B-2012的B级,GJB 7400-2011的N1级
- 兼容MAXIM公司的MAX3490ESA

1.3 原理框图

AST3490xAS 系列的原理框图见图 1-1。

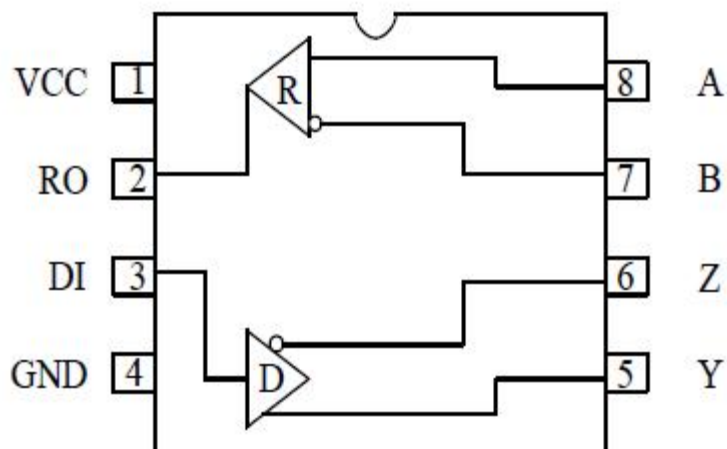


图 1-1 原理框图

1.4 管脚说明

AST3490xAS 系列的管脚说明见表 1-1。

表 1-1 管脚说明

引出端序号	I/O	功能	符号	引出端序号	I/O	功能	符号
1	I	电源电压	VCC	5	O	驱动器输出（正）	Y
2	O	接收器输出	RO	6	O	驱动器输出（负）	Z
3	I	驱动器输入	DI	7	I	接收器输入（负）	B
4	I	地	GND	8	I	接收器输入（正）	A

1.5 引出端排列

AST3490xAS系列管脚排列见图1-2。

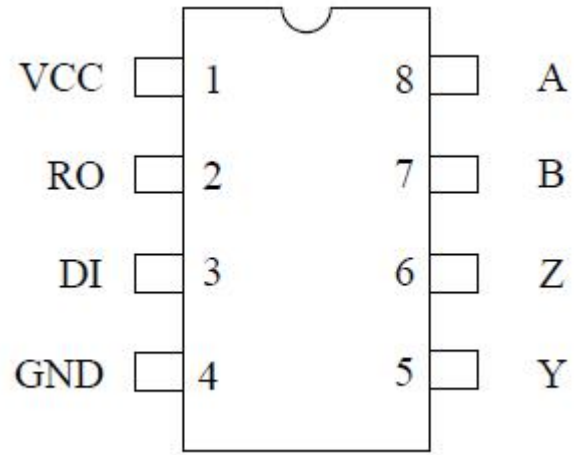


图 1-2 引出端排列（俯视图）

功能介绍

2.1 功能描述

AST3490xAS 系列主要是与外部串行接口进行数据的传输，它将外部的逻辑信号通过驱动器转化为差分信号，也可以由接收器中的比较器将接收的差分信号耦合到比较器的输入端，利用比较器将差分信号转换为单端的逻辑电平信号。其数据引脚输入不能悬空。

2.2 典型应用指南

芯片在使用时，差分接收端需要接终端电阻，一般在 $100\Omega\sim 120\Omega$ 左右。芯片在使用时根据终端电阻不同有不同的电压摆幅，终端电阻越大则电压摆幅越大。同时芯片的电源地引脚需要接去耦电容以保证电源的稳定性，具体采用电容数值大小可根据实际应用情况调节。芯片的典型应用配置图见图 2-1。

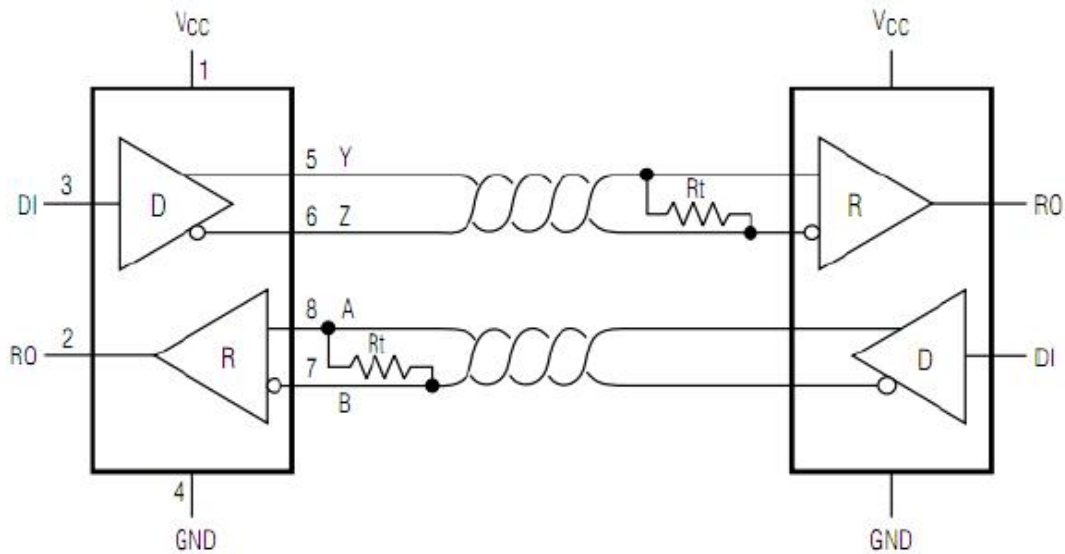


图 2-1 典型应用配置

本芯片不支持输入悬空，如对悬空时的输出电平有要求，需要在差分输入端外接上下拉电阻，具体阻值需要根据所接的匹配电阻计算，需要保证输入悬空后差分输入端有 $200\text{mV}\sim 350\text{mV}$ 的压差。

举例：如需差分输入悬空时输出高电平，终端电阻 $R_T=100\Omega$ ，点对点传输，线缆上无其他电阻，则在 A 端与电源（ $V_{DD}=3.3V$ ）间接 600Ω 左右上拉电阻 R_A ，B 端与地接 600Ω 左右下拉电阻 R_B 。如果不考虑其他外界因素则悬空时差分输入端口电压差 $V_{OD}=V_{DD}\times R_T/(R_A+R_T+R_B)$ 约为 $250mV$ 。可以保证输入悬空后输出高电平。具体应用电路图见图 2-2。

本芯片ESD等级为 $2000V$ ，如果系统对抗静电有更高要求，建议在差分输入端（A，B）接入TVS或串联电阻 R_I 等保护器件进一步保护，TVS要选择可以满足 $-7\sim 12V$ 输入耐压要求的型号，且击穿电压不可过高（尽量不超过 $18V$ ）电阻要串联在输入端处，用户可以根据外接的静电环境，芯片信号的传输距离速度和连接方式选择合适的电阻，电阻越小对信号影响越小，电阻越大保护效果越好。推荐范围为 $0.5K\Omega\sim 3K\Omega$ 。具体应用电路图见图2-2。差分输出端（Y，Z）建议接TVS，TVS击穿电压不可过高（尽量不超过 $15V$ ），不可串接电阻。

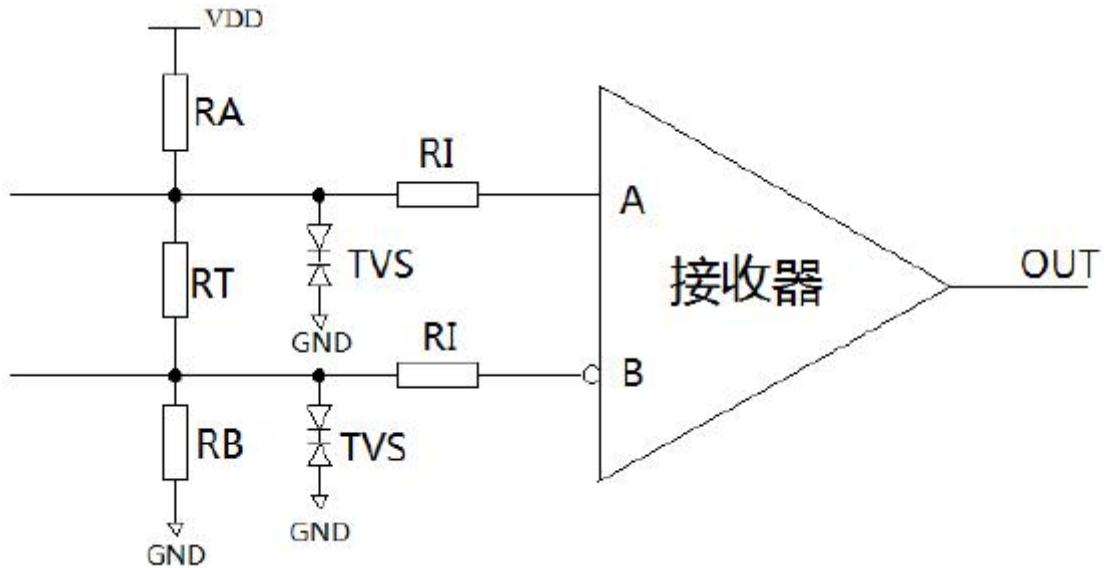


图 2-2 应用电路图

电特性

3.1 绝对最大额定值

绝对最大额定值如下：

电源电压 (V_{CC})	7.0V
电源输入电压 (V_{IN})	2.7V~6.5V
驱动器输入电压 (V_{DI})	-0.3V~7V
驱动器输出电压 ($V_{A,B,Y,Z}$)	-7.5V~+12.5V
接收器输入电压 ($V_{A,B}$)	-7.5V~+12.5V
接收器输出电压 (V_{RO})	-0.3V~ $V_{CC}+0.3$
功耗 (P_D)	471mW
贮存温度 (T_{stg})	-65°C~150°C
引线耐焊接温度 (10s) (T_h)	300°C

3.2 推荐工作条件

电源电压 (V_{CC})	3.3V±10%
输入高电平电压 (V_{IH})	2.0V
输入低电平电压 (V_{IL})	0.8V
最高波特率	10Mbps
工作温度范围 (T_A)	-55°C~105°C

3.3 直流特性

表 3-1 DC 特性表

特性	符号	条件 除另有规定外 $V_{CC}=3.3V$ $-55^{\circ}C \leq T_A \leq 105^{\circ}C$	极限值		单位
			最小	最大	
驱动器差分输出电压	V_{OD}	$R_L=100\Omega$	2.0	—	V
		$R_L=54\Omega$	1.5	—	V
		$R_L=60\Omega$	1.5	—	V
驱动器差分输出电压变化值	ΔV_{OD}	$R_L=54\Omega$ 或 100Ω	—	0.2	V

特性	符号	条件 除另有规定外V _{CC} =3.3V -55°C≤T _A ≤105°C	极限值		单位	
			最小	最大		
共模输出电压	V _{OC}	R _L =54Ω 或 100Ω	—	3	V	
共模输出电压变化值	ΔV _{OC}	R _L =54Ω 或 100Ω	—	0.2	V	
输入高电平电压	V _{IH}	—	2.0	—	V	
输入低电平电压	V _{IL}	—	—	0.8	V	
逻辑输入电流	I _{IN1}	—	—	±2	μA	
输入电流 (A, B)	I _{IN2} ^a	V _{CC} =0V 或 3.6V	V _{IN} =12V	—	1.0	mA
			V _{IN} =-7V	—	-0.8	mA
接收器门槛电压	V _{TH}	-7V≤V _{CM} ≤12V	-0.2	0.2	V	
接收器输入滞后	ΔV _{TH} ^b	V _{CM} =0V	—	700	mV	
接收器输出高电平电压	V _{OH}	I _{OUT} =-1.5mA, V _{ID} =200mV	V _{CC} -0.4	—	V	
接收器输出低电平电压	V _{OL}	I _{OUT} =2.5mA, V _{ID} =200mV	—	0.4	V	
工作电流	I _{CC}	无负载, DI=V _{CC} 或 0V	—	5	mA	
驱动器短路输出电流	I _{OSD} ^a	V _{OUT} =-7V	—	-250	mA	
		V _{OUT} =12V	—	250	mA	
接收器短路输出电流	I _{OSR}	0V≤V _{RO} ≤V _{CC}	±8	±60	mA	

a 该参数测试时如果高压不稳定容易造成芯片损伤，生产筛选中不测试。
b 该参数为设计保证，不测试。

3.4 交流特性

表 3-2 AC 特性表

特性	符号	条件 除另有规定外V _{CC} =3.3V -55°C≤T _A ≤105°C	极限值		单位
			最小	最大	
驱动器差分输出延迟	t _{DD}	图 3-1	1	35	ns
驱动器差分输出转换时间	t _{TD}	图 3-1	3	25	ns
驱动器传输延迟 (低到高)	t _{PLH}	图 3-2	7	35	ns
驱动器传输延迟 (高到低)	t _{PHL}	图 3-2	7	35	ns
驱动器传输延迟摆率	t _{PD}	图 3-2	—	25	ns
接收器传输延迟 (低到高)	t _{RPLH}	图 3-3	25	90	ns
接收器传输延迟 (高到低)	t _{RPHL}	图 3-3	25	90	ns
接收器传输延迟摆率	t _{RPDS}	图 3-3	—	10	ns

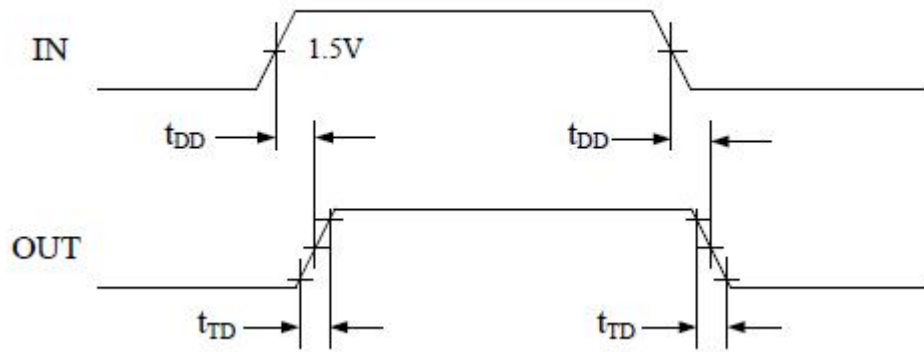


图 3-1 驱动器差分输出延迟和转换时间时序图

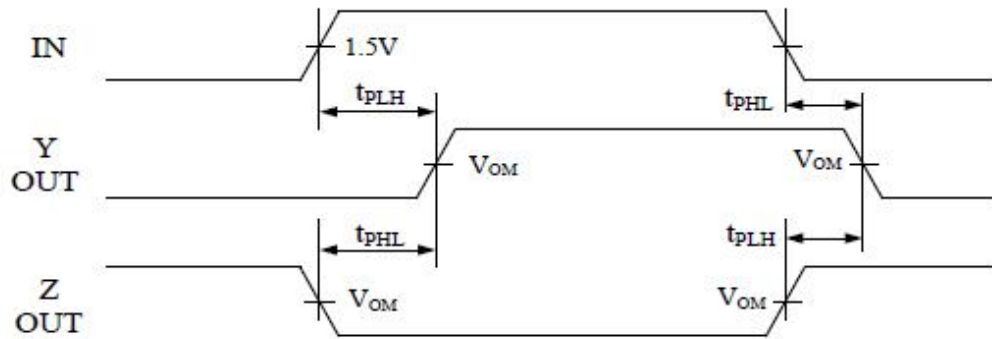


图 3-2 驱动器传输时序图

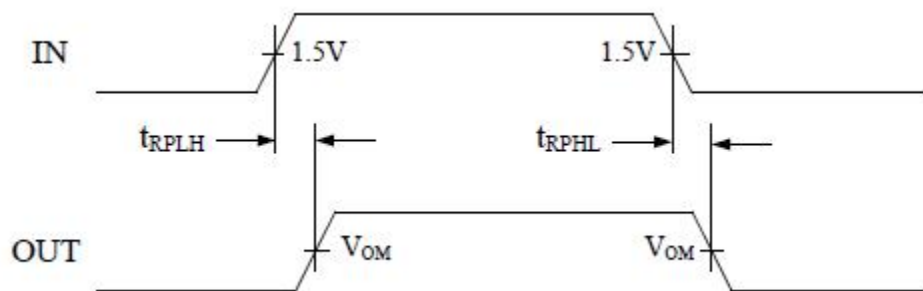


图 3-3 接收器传输时序图

说明事项

4.1 运输与储存

芯片在适宜环境下储运。

使用满足要求的防静电包装盒进行产品的包装和运输。在运输过程中，确保芯片不要与外物发生碰撞。

4.2 开箱与检查

开箱使用芯片时，请注意观察产品标识。确定产品标识清晰，无污迹，无擦痕。同时，注意检查芯片确定无损坏，无伤痕，管脚整齐，无缺失，无变形。

4.3 使用操作规程及注意事项

器件必须采取防静电措施进行操作。取用芯片时应佩戴防静电手套，防止人体电荷对芯片的静电冲击，损坏芯片。将芯片插入电路板上的底座时以及将芯片从电路板上的底座取出时，应注意施力方向以确保芯片管脚均匀受力。不要因为用力过猛，损坏芯片管脚，导致无法使用。

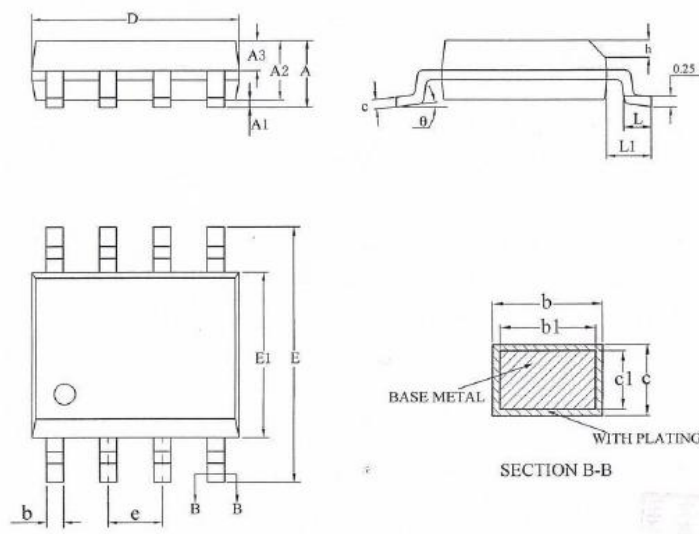
推荐下列操作措施：

- a) 器件应在防静电的工作台上操作，或带指套操作；
- b) 试验设备和器具应接地；
- c) 不能触摸器件引线；
- d) 器件应存放在导电材料制成的容器中（如：集成电路专用盒）；
- e) 生产、测试、使用以及转运过程中应避免使用引起静电的塑料、橡胶或丝织物；
- f) 相对湿度尽可能保持在 $50\% \pm 30\%$ 以上。

封装

5.1 AST3490PAS 封装

AST3490PAS 采用塑封 8 引线 SOP 封装，满足军品要求，具体封装尺寸见图 5-2。



单位为毫米

尺寸符号	数值			尺寸符号	数值		
	最小	公称	最大		最小	公称	最大
D	4.70	4.90	5.10	A3	0.60	0.65	0.70
E	5.80	6.00	6.20	b	0.39	—	0.48
E1	3.70	3.90	4.10	b1	0.38	0.41	0.43
A	—	—	1.75	c	0.21	—	0.26
A1	0.10	—	0.225	c1	0.19	0.20	0.21
A2	1.30	1.40	1.50	L1	—	1.05	—
h	0.25	—	0.50	L	0.50	—	0.80
e	—	1.27	—	θ	0	—	8°

图 5-1 封装形式图

订货信息

表 6-1 选型列表

序号	型号	执行标准	封装	引脚数
1	AST3490PAS	GJB7400 N1 级	塑封 SOP8	8