



**深圳市雅创芯瀚电子科技有限公司**  
**SHENZHEN ASTRONG-TECH CO., LTD**

**AST29GL256Px系列**  
**256Mb 并行 NorFlash 存储器**  
**数据手册**

**服务电话: 13538015750 13691641629**

# 目录

<b>1 简介</b> .....	<b>1</b>
1.1 概述.....	1
1.2 特点.....	1
1.3 引脚描述和引脚配置.....	2
<b>2 功能描述</b> .....	<b>5</b>
2.1 功能框图.....	5
2.2 关键命令.....	6
<b>3 电特性</b> .....	<b>8</b>
3.1 绝对最大额定值.....	8
3.2 推荐工作条件.....	8
3.3 电特性表.....	8
<b>4 说明事项</b> .....	<b>13</b>
4.1 运输与储存.....	13
4.2 开箱与检查.....	13
4.3 使用操作规程及注意事项.....	13
4.4 质量保证.....	13
<b>5 封装</b> .....	<b>14</b>
5.1 TSOP56(14MMX20MM)封装.....	14
5.2 FBGA64(11MMX13MM)封装.....	16
<b>6 订货信息</b> .....	<b>17</b>
6.1 选型列表.....	17

# 1 简介

## 1.1 概述

AST29GL256Px 为具备一个 8/16 位(word)数据总线的 256Mbit Nor Flash 存储器。该设备提供快速的页面访问时间为 15ns，相应的随机访问时间为 100ns。该设备具有写入缓冲区，允许在一个操作中编程最多 256 字/512 字节，从而产生比标准编程算法更快的有效编程时间。

AST29GL256Px 系列 Nor Flash 存储器使用 TSOP56 及 FBGA64 封装。

AST29GL256Px 系列 Nor Flash 存储器兼容 Cypress 公司的 S29GL256P 系列同封装的 Nor Flash 存储器。

## 1.2 特点

- 用于读取/编程/擦除的单电源 $V_{CC}$ : 2.7V~3.6V
- 宽输入/输出电压范围 $V_{IO}$ : 1.65V~ $V_{CC}$
- x8/x16数据总线
- 异步32字节页读取
- 512字节编程缓冲区
  - 以页面倍数编程，最大512字节
- 单字/字节和同一字节上的多个程序选项
- 扇区擦除
  - 统一的128KB扇区
- 编程和擦除操作的挂起和恢复命令
- 解锁旁路程序模式
- 程序加速模式 ( $V_{pp}/WP\#$ )
- 状态寄存器、数据轮询和Ready/Busy引脚确定设备状态
- 高级扇区保护 (ASP)
  - 各扇区的易失性和非易失性的保护方法
- 使用两个可锁定区域: 单独的1024字节支持一次性编程 (OTP)
- 通用闪存接口 (CFI) 参数表
- 100, 000个程序/清除周期
- 20年数据保留
- 包装选项

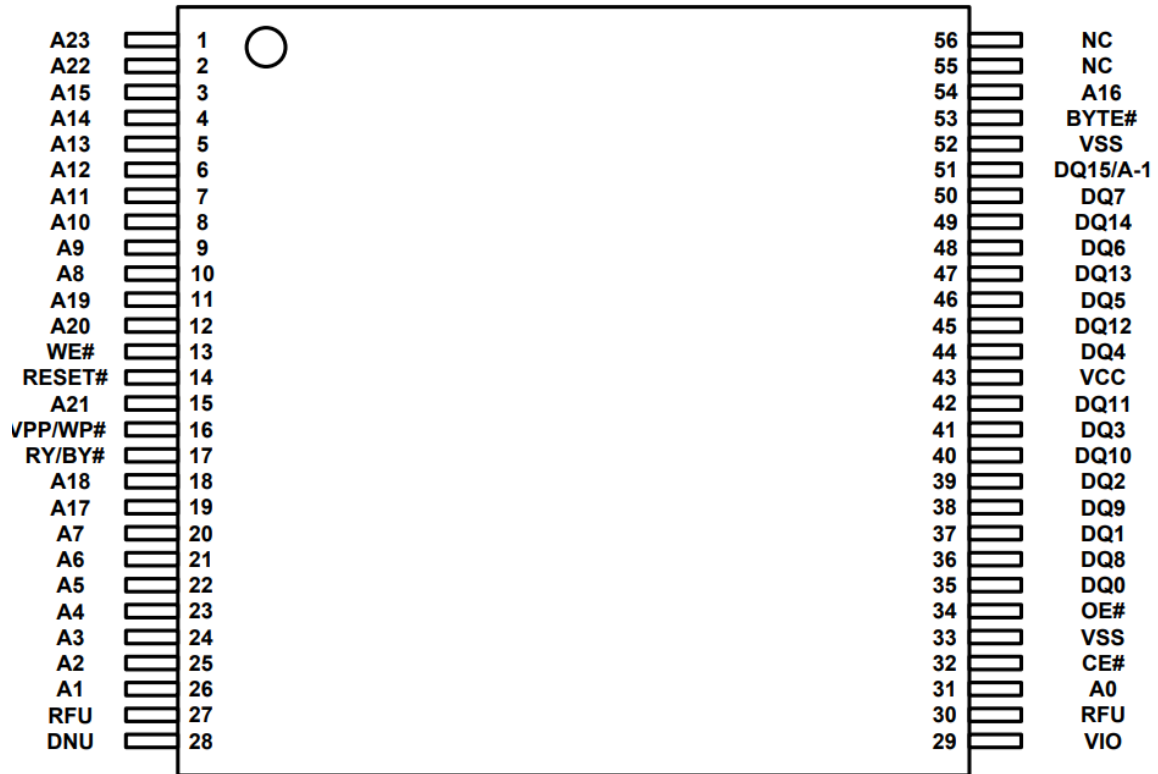
-56-pinTSOP技术

-64-ballFBGA 技术

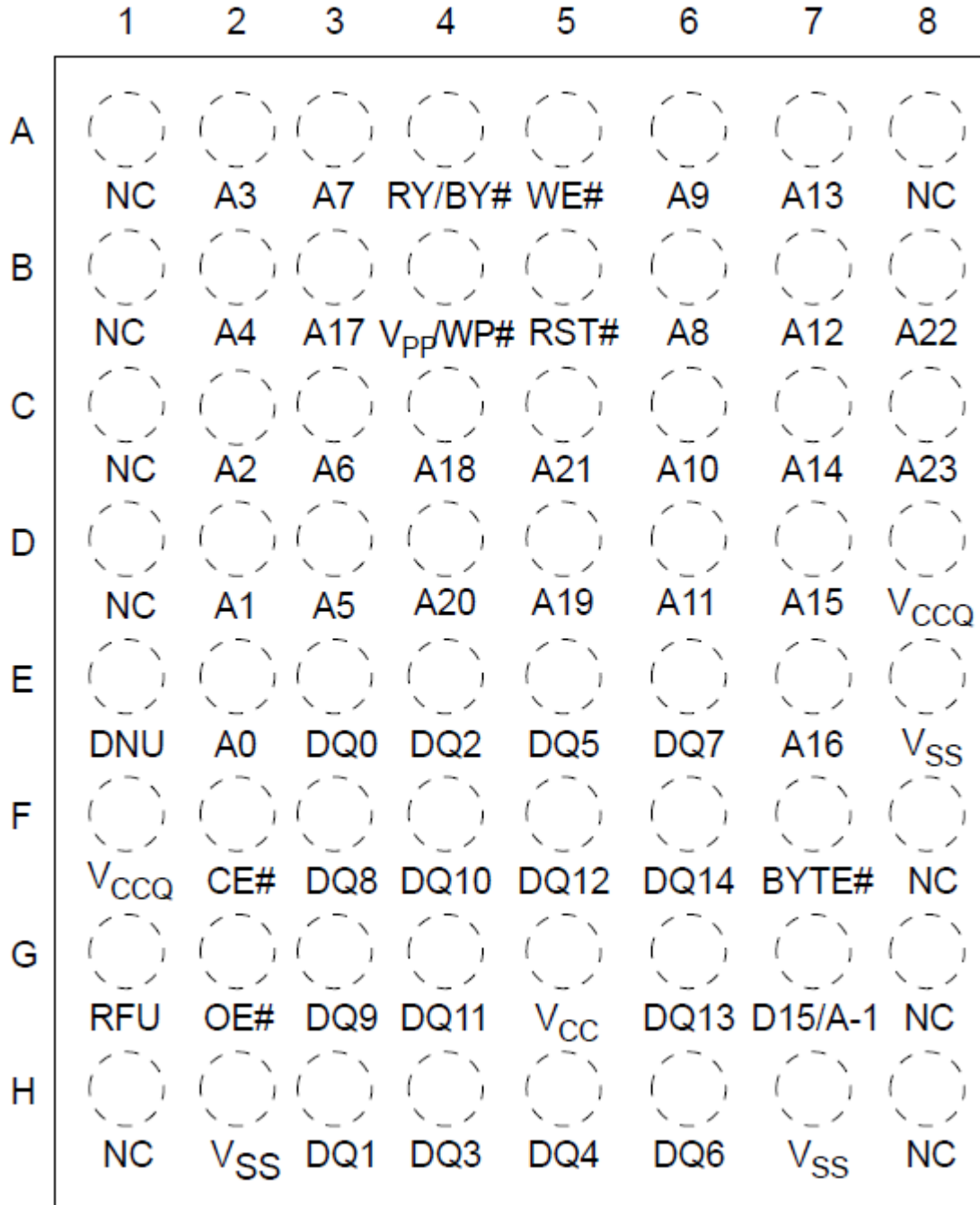
- 工作温度：-55℃~125℃

### 1.3 引脚描述和引脚配置

引脚排布和说明见图 1-1。



TSOP56 封装电气接口分布图



FBGA64 封装电气接口分布图

引脚名称 (TSOP56)	引脚名称 (FBGA64)	引脚类型	引脚功能描述
RESET#	RST#	输入	硬件复位。为低电平时设备复位并返回读取阵列数据。
CE#	CE#	输入	芯片使能，低电平有效
OE#	OE#	输入	输出使能，低电平时输出有效。高电平时输出为高阻抗(High-Z)
WE#	WE#	输入	写使能。低电平表示从主机到设备的数据传输。高电平表示数据传输是从设备到主机。

引脚名称 (TSOP56)	引脚名称 (FBGA64)	引脚类型	引脚功能描述
A23-A0	A23-A0	输入	ZKC29GL256P 地址行 A23-A0 (GL256P)
DQ7-DQ0	DQ7-DQ0	输入/输出	数据 I/O: 在读操作期间, 输出存储在所选地址的数据。 在写操作期间, 表示发送到命令接口的命令。
DQ14-DQ8	DQ14-DQ8	输入/输出	数据 I/O: 在读取操作期间, 当 BYTE#为高电平时, 输出存储在所选地址的数据。当 BYTE#为低电平时, 这些引脚处于高阻态且未使用。在 WRITE 操作期间, 不使用这些位。读取数据轮询寄存器时, 应忽略这些位。
DQ15/A-1	DQ15/A-1	输入/输出	数据 I/O 或地址输入: 当设备处于 x16 总线模式时, 该引脚与 DQ[14:8]一起作为数据 I/O。当设备处于 x8 总线模式时, 该引脚充当地址的最低有效位。 除非在别处明确说明, 否则 DQ15=数据 I/O (x16 模式) 和 A-1=地址输入 (x8 模式)。
V <sub>PP</sub> /WP#	V <sub>PP</sub> /WP#	输入	写保护。低电平时, 禁用器件的最低或最高 64-kword(128-kB)扇区的编程和擦除功能。高电平时, 设备可处于加速编程, 自动将设备置于解锁模式。 WP#有一个内部上拉; 未连接时 WP#处于 VIH。
BYTE#	BYTE#	输入	选择数据总线宽度。低电平时, 设备处于字节配置, 数据 I/O 引脚 DQ0-DQ7 有效, DQ15/A1 成为 LSB 地址输入。 高电平时, 设备处于字配置, 数据 I/O 引脚 DQ0-DQ15 有效。 在字节配置下, 不应在任何 WRITE 操作期间切换 BYTE#。 注意: 该引脚不能悬空。
RY/BY#	RY/BY#	输出 (开漏)	准备就绪 / 忙碌。指明嵌入式算法是正在执行还是已完成。在 VIL, 设备正在擦除或编程。在 High-Z 时, 设备准备就绪。需要外部上拉电阻来检测 High-Z 状态。多个设备可能将它们的 RY/BY#输出连接在一起, 以检测所有设备何时准备就绪。
V <sub>CC</sub>	V <sub>CC</sub>	电源	供电电源: V <sub>CC</sub> 引脚用于向器件提供电源电压。不应尝试在无效的 V <sub>CC</sub> 电压下操作器件, 因可能产生不可预期的结果。
V <sub>IO</sub>	V <sub>CCQ</sub>	电源	多功能 IO 电源。
V <sub>SS</sub>	V <sub>SS</sub>	地	电源地
NC	NC	不连接	内部未连接
RFU	RFU	不连接	保留供将来使用。当前未在内部连接, 引脚/焊球位置应保持未连接状态, 并且 PCB 布线通道不使用, 以便将来兼容。
DNU	DNU	预留	不使用。备用测试点。引脚/焊球在内部连接。内部以一个到 V <sub>SS</sub> 的下拉电阻。该引脚/球可以保持开路或连接到 PCB 上的 V <sub>SS</sub> 。

图 1-1 引脚排布和说明

## 2 功能描述

### 2.1 功能框图

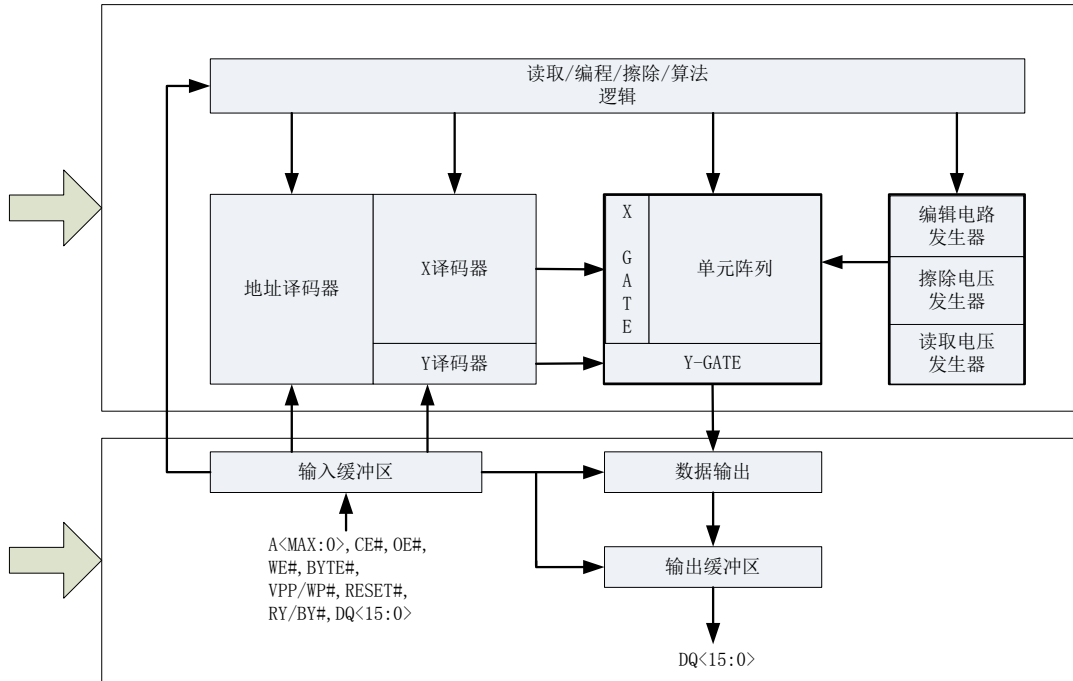


图 2-1 功能框图

AST29GL256Px 系列存储器是一款容量为 256Mb Nor Flash 存储器，芯片核心观点为 3.3V 单电源供电的 Flash 存储器，可通过模式配置管脚 **BYTE#** 实现 8 位数据总线或 16 位数据总线工作。芯片可以由主机系统或者标准 Flash 编程器进行擦除、编程和读取操作，芯片的控制信号主要有芯片使能（**CE#**）、写使能（**WE#**）和输出使能（**OE#**）等。

表 2-1 设备操作表

接口状态	V <sub>cc</sub>	V <sub>io</sub>	重置#	CE#	OE#	WE#	A <sub>MAX</sub> -A <sub>0</sub>	DQ <sub>15</sub> -DQ <sub>0</sub>
使用硬件数据保护 关闭电源	<V <sub>LKO</sub>	≤V <sub>cc</sub>	X	X	X	X	X	High-Z
开机（冷）复位	≥V <sub>ccmin</sub>	≥V <sub>io</sub> min, ≤V <sub>cc</sub>	X	X	X	X	X	High-Z
硬件（热）复位	≥V <sub>ccmin</sub>	≥V <sub>io</sub> min, ≤V <sub>cc</sub>	L	X	X	X	X	High-Z
接口待机	≥V <sub>ccmin</sub>	≥V <sub>io</sub> min, ≤V <sub>cc</sub>	H	H	X	X	X	High-Z
输出禁用（2）	≥V <sub>ccmin</sub>	≥V <sub>io</sub> min, ≤V <sub>cc</sub>	H	L	H	H	Valid	High-Z
随机读取	≥V <sub>ccmin</sub>	≥V <sub>io</sub> min	H	L	L	H	Valid	Output Valid
页面阅读	≥V <sub>ccmin</sub>	≥V <sub>io</sub> min, ≤V <sub>cc</sub>	H	L	L	H	A <sub>MAX</sub> - A <sub>4</sub> Valid A <sub>3</sub> -A <sub>0</sub> Modified	Output Valid
写	≥V <sub>ccmin</sub>	≥V <sub>io</sub> min, ≤V <sub>cc</sub>	H	L	H	L	Valid	InputValid

缩略语:

L=V<sub>IL</sub>

H=V<sub>IH</sub>

X= 不关心

Valid=所有总线信号具有稳定的 L 或 H 电平

Modified=有效状态与以前的有效状态不同

Available=readdataisinternallystoredwithoutoutputdrivercontrolledbyOE#

备注:

1.WE#和 OE#不能同时在 VIL

2.输出禁用是通过 OE#置高。

## 2.2 关键命令

表 2-2 设备关键命令

基本指令定义	总线模式	总线周期													
		1ST		2ND		3RD		4TH		5TH		6TH		7TH	
		ADD1	DATA1	ADD2	DAT A2	ADD3	DATA3	ADD4	DATA4	AD D5	DAT A5	ADD 6	DAT A6	ADD 7	DAT A7
读取 (Note 6)	X8	RA	RD												
	X16	RA	RD												
复位	X8	XXX	F0												
	X16	XXX	F0												
读取状态寄存器	X8	AAA	70	XXX	RD										
	X16	555	70	XXX	RD										
状态寄存器清除	X8	AAA	71												
	X16	555	71												
字程序	X8	AAA	AA	555	55	AAA	A0	PA	PD						
	X16	555	AA	2AA	55	555	A0	PA	PD						
写入缓冲区	X8	AAA	AA	555	55	SA	25	SA	WC	WBLPD	...				
	X16	555	AA	2AA	55	SA	25	SA	WC	WBLPD	...				
将缓冲区编程到闪存 (确认) (confirm)	X8	SA	29												
	X16	SA	29												
写入缓冲区中止 重置	X8	AAA	AA	555	55	AAA	F0								
	X16	555	AA	2AA	55	555	F0								
芯片擦除	X8	AAA	AA	555	55	AAA	80	AAA	AA	555	55	AAA	10		
	X16	555	AA	2AA	55	555	80	555	AA	2AA	55	555	10		
扇区擦除	X8	AAA	AA	555	55	AAA	80	AAA	AA	555	55	SA	30		
	X16	555	AA	2AA	55	555	80	555	AA	2AA	55	SA	30		
擦除挂起/程序挂 起旧方法	X8	XXX	B0												
	X16	XXX	B0												
擦除挂起增强方 法	X8	XXX	B0												
	X16	XXX	B0												
擦除恢复/程序恢 复旧方法	X8	XXX	30												
	X16	XXX	30												
擦除恢复增强方 法	X8	XXX	30												
	X16	XXX	30												
程序挂起增强方 法	X8	XXX	51												
	X16	XXX	51												
程序恢复增强方 法	X8	XXX	50												
	X16	XXX	50												
空白检查	X8	AAA	33												
	X16	555	33												



基本指令定义	总线模式	总线周期													
解锁旁路指令定义															
解锁旁路入口 (20h)	x8	AAA	AA	555	55	AAA	20								
	x16	555	AA	2AA	55	555	20								
解锁旁路程序 (A0h)	x8	XXX	A0	PA	PD										
	x16	XXX	A0	PA	PD										
解锁旁路重置 (90h/00h)	x8	XXX	90	XXX	0										
	x16	XXX	90	XXX	0										
ID-CFI (自动选择) 指令定义															
ID (自动选择) 条目	X8	AAA	AA	555	55	AAA	90								
	X16	555	AA	2AA	55	555	90								
CFI 输入	X8	AAA	98												
	X16	555	98												
ID-CFI 读取	X8	RA	RD												
	X16	RA	RD												
复位	X8	XXX	F0												
	X16	XXX	F0												

**缩略语:**

X=不关心。

RA=要读取的内存地址。

RD=读取操作期间从位置 RA 读取的数据。

PA=要编程的存储器位置地址。

PD=代表编程的数据。

SA=所选扇区的地址。地址位 AMAX-A16 唯一选择任何扇区。

WBL=写入缓冲区位置。地址必须在同一行内。

WC=代表写入缓存的字节数。

**备注:**

1.总线操作说明见表 2-1。

2.所有的值都是十六进制的。

### 3 电特性

#### 3.1 绝对最大额定值

绝对最大额定值如下：

电源电压 ( $V_{CC}$ )	.....	-0.5V~4.0V
多功能 IO 电源 $V_{IO}$	.....	-0.5V~4.0V
除 RESET# 以外的所有引脚	.....	-0.5V~ $V_{IO}+0.5V$
RESET#	.....	-0.5V~ $V_{CC}+0.5V$
贮存温度范围 ( $T_{STG}$ )	.....	-65°C~150°C
结温 ( $T_J$ )	.....	-65°C~150°C

#### 3.2 推荐工作条件

推荐工作条件如下：

电源电压 ( $V_{CC}$ )	.....	2.7V~3.6V
$V_{IO}$	.....	1.65V~ $V_{CC}+200mV$
工作温度范围 ( $T_A$ )	.....	-55°C~125°C
结温 ( $T_J$ )	.....	-55°C~125°C

#### 3.3 电特性表

表 3-1 直流电特性

描述	参数	测试条件				单位
		$V_{CC}=2.7V\sim 3.3V; V_{IO}=1.65V\sim V_{CC};$ $T_A=-55^{\circ}C\sim 125^{\circ}C$				
输入漏电流	$I_{LI}$	$V_{IN}=V_{SS}\sim V_{CC}, V_{CC}=V_{CCmax}$	-	+0.02	$\pm 2.0$	$\mu A$
输出漏电流	$I_{LO}$	$V_{OUT}=V_{SS}\sim V_{CC}, V_{CC}=V_{CCmax}$	-	+0.02	$\pm 2.0$	$\mu A$
读取工作电流	$I_{CC1}$	$CE\#=V_{IL}, OE\#=V_{IH}, Addressswitching@5MHz, V_{CC}=V_{CCmax}$	-	55	80	mA
页内读取电流	$I_{CC2}$	$CE\#=V_{IL}, OE\#=V_{IH}, Addressswitching@33MHz, V_{CC}=V_{CCmax}$	-	9	30	mA
擦除/编程电流	$I_{CC3}$	$CE\#=V_{IL}, OE\#=V_{IH}, V_{CC}=V_{CCmax}$	-	45	120	mA
待机电流 <sup>a</sup>	$I_{CC4}$	$CE\#, RESET\#, OE\#=V_{IH}, V_{IH}=V_{IO}, V_{IL}=V_{SS}, V_{CC}=V_{CCmax}$	-	70	500	$\mu A$
复位电流	$I_{CC5}$	$CE\#=V_{IH}, RESET\#=V_{IL}, V_{CC}=V_{CCmax}$	-	10	50	mA
睡眠模式电流	$I_{CC6}$	$CE\#, RESET\#, OE\#=V_{IH}, V_{IH}=V_{IO}$ $V_{IL}=V_{SS}, V_{CC}=V_{CCmax}$	-	30	300	$\mu A$
上电期间的电流	$I_{CC7}$	$RESET\#=V_{IO}, CE\#=V_{IO}, OE\#=V_{IO}, V_{CC}=V_{CCmax},$	-	53	100	mA
输入低电平电压	$V_{IL}$	-	-0.5	-	$0.3\times V_{IO}$	V
输入高电平电压	$V_{IH}$	-	$0.7\times V_{IO}$	-	$V_{IO}+0.4$	V
输出低电平电压	$V_{OL}$	$I_{OL}=100\mu A$ for DQ15- DQ0; $I_{OL}=2mA$ for RY/BY#	-	-	$0.15\times V_{IO}$	V

描述	参数	测试条件 $V_{CC}=2.7V\sim 3.3V; V_{IO}=1.65V\sim V_{CC};$ $T_A=-55^{\circ}C\sim 125^{\circ}C$	最小值	典型值	最大值	单位
低电源锁定电压 <sup>a</sup>	$V_{LKO}$	-	2.25	-	2.5	V
上电复位电压 <sup>a</sup>	$V_{RST}$	-	-	1.0	-	V

<sup>a</sup> 设计保证

表 3-2 读操作交流特性

测试条件:  $V_{CC} = V_{IO} = 2.7V\sim 3.6V; T_A = -55^{\circ}C\sim 125^{\circ}C$

描述	参数	速度 选件 110		速度 选件 120		单位
		最小值	最大值	最小值	最大值	
读周期时间	$t_{RC}$	110	-	110	-	ns
地址到输出延时	$t_{ACC}$	-	110	-	120	ns
选使能到输出延时	$t_{CE}$	-	110	-	120	ns
页读取访问时间	$t_{PACC}$	-	30	-	40	ns
输出可启用输出延迟	$t_{OE}$	-	35	-	45	ns
输出保持时间	$t_{OH}$	0	-	0	-	ns
使能到输出高阻 <sup>a</sup>	$t_{DF}$	-	25	-	25	ns
输出使能保持时间 (数据读取)	$t_{OEh}$	0	-	0	-	ns
输出使能保持时间 (数据翻转或数据轮询)	$t_{OEh}$	10	-	10	-	ns

<sup>a</sup> 设计保证

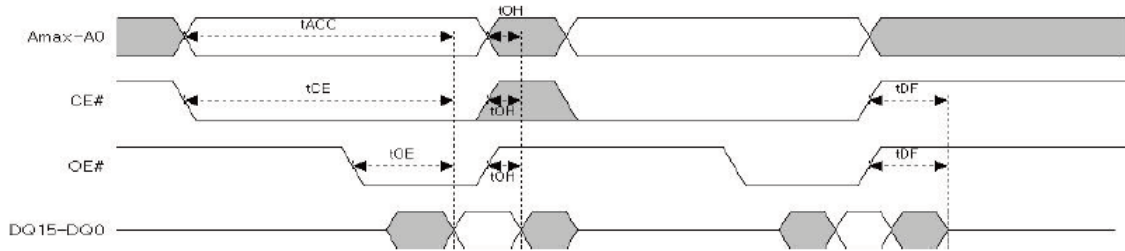
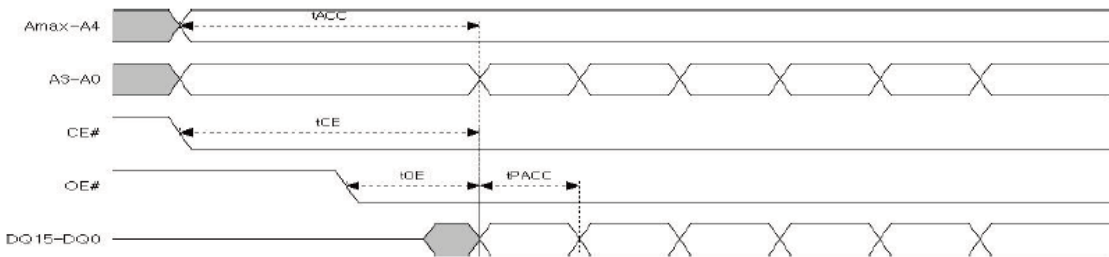


图 3-1 读取操作时序



注：回溯操作，其中 CE# 剩余值在访问之间，需要一个地址更改来启动第二次访问。

图 3-2 读取操作时序

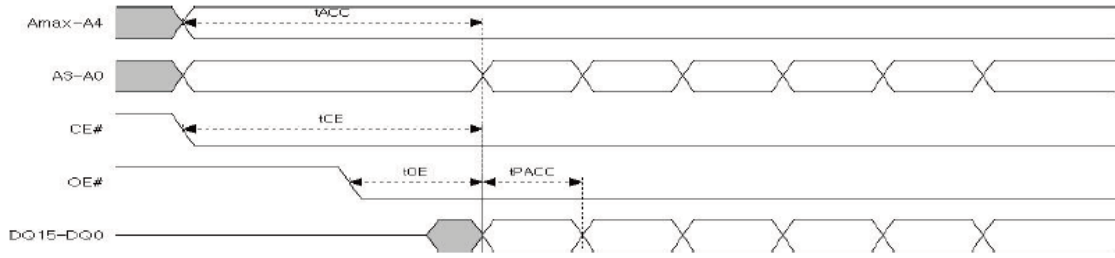


图 3-3 第 2 页读取时序图

表 3-3 写操作交流特性

测试条件： $V_{CC}=2.7V\sim 3.6V$ ; $V_{IO}=1.6V\sim V_{CC}$ ; $T_A=-55^{\circ}C\sim 125^{\circ}C$

描述	参数	最小值	最大值	单位
写入周期时间	$t_{WC}$	60	-	ns
地址建立时间	$t_{AS}$	0	-	ns
地址保持时间	$t_{AH}$	45	-	ns
数据建立时间	$t_{DS}$	30	-	ns
数据保持时间	$t_{DH}$	0	-	ns
写入前的读取恢复时间（高到低） <sup>a</sup>	$t_{GHWL}$	0	-	ns
片选使能建立时间	$t_{CS}$	0	-	ns
片选使能保持时间	$t_{CH}$	0	-	ns
写脉冲宽度	$t_{WP}$	30	-	ns
写脉冲宽度高电平时间	$t_{WPH}$	20	-	ns

<sup>a</sup> 设计保证

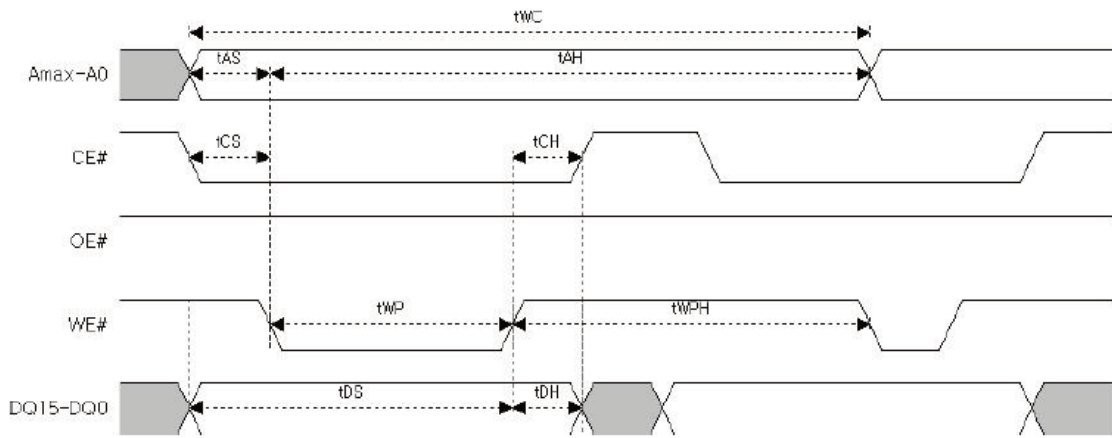


图 3-4 写操作时序图

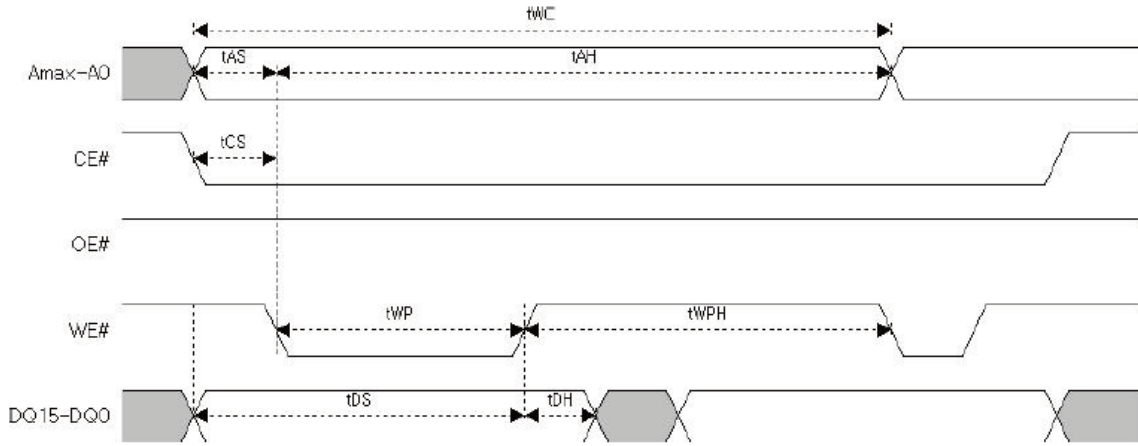


图 3-5(CE#VIL)写入操作时序图

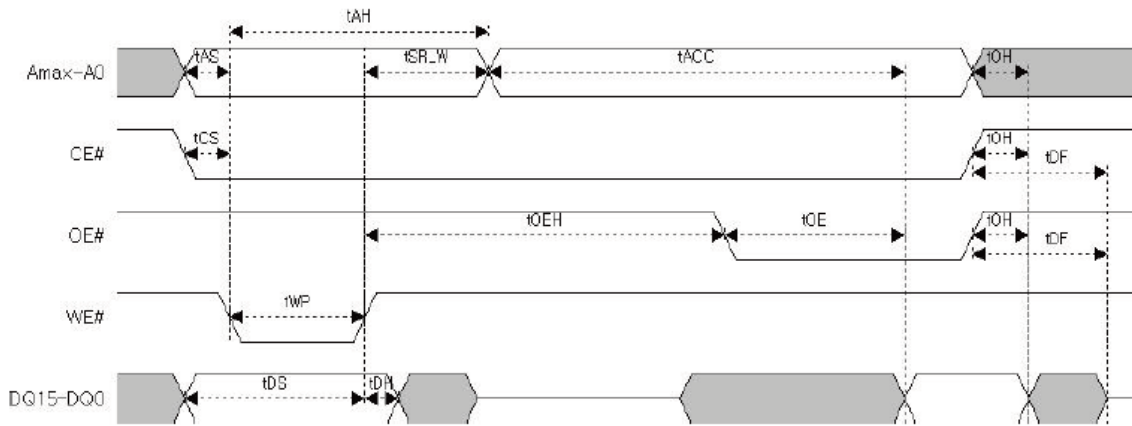


图 3-6 写入以读取(tACC)操作定时图

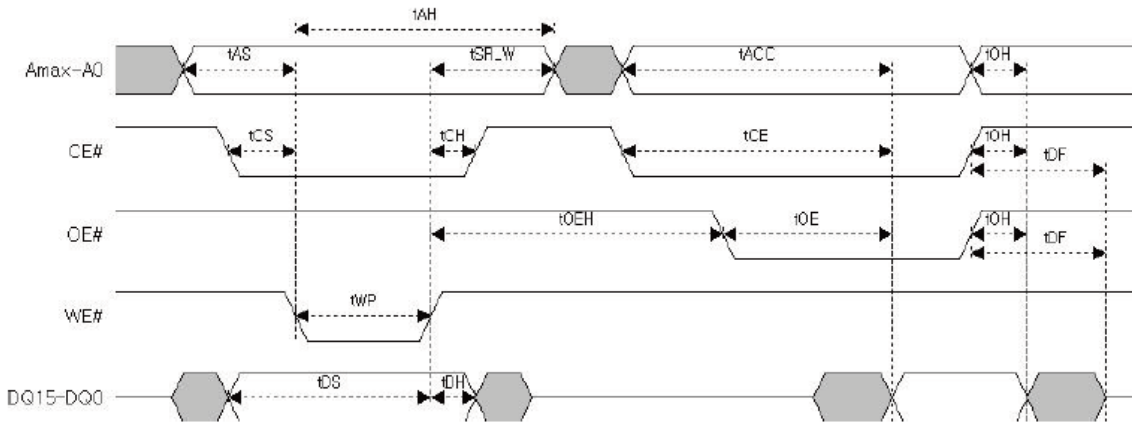


图 3-7 写入以读取(tCE)操作定时图

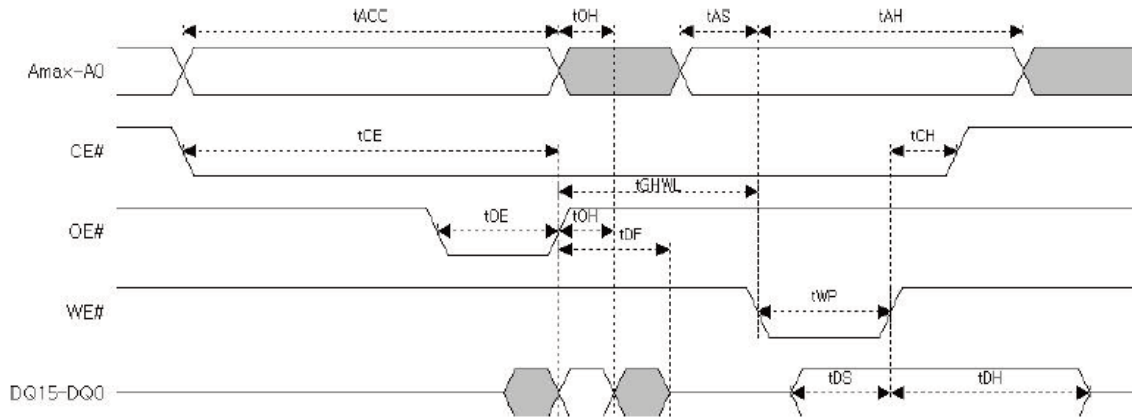


图 3-8 从读到写(CE#切换)操作时序图

表 3-4 擦除/编程耗时

测试条件:  $V_{CC}=2.7V\sim 3.6V; V_{IO}=1.6V\sim V_{CC}; T_A=-55^{\circ}C\sim 125^{\circ}C$

参数	符号	最小值	典型值	最大值	单位	备注
128k 字节扇区擦除时间 <sup>a</sup>	$t_{SET}$	—	275	1100	ms	包括擦除前的预编程内容
芯片擦除(256MP) <sup>a</sup>	$t_{CET}$	—	285	—	s	—
单字节-字编程时间	$t_{WHWH1}$	—	30	200	$\mu s$	—
缓冲区程序(字节模式) <sup>a</sup>	64 字节	$t_{WHWH1}$	92	460	$\mu s$	—
	128 字节	$t_{WHWH1}$	117	600		
	256 字节	$t_{WHWH1}$	171	900		
缓冲区程序(字模式) <sup>a</sup>	64 字节	$t_{WHWH1}$	117	600	$\mu s$	—
	128 字节	$t_{WHWH1}$	171	900		
	256 字节	$t_{WHWH1}$	285	1500		
每个字的有效写入缓冲区程序操作	512 字节	—	1.11	—	$\mu s$	—
扇区编程时间 128kB (全缓冲区编程) <sup>a</sup>	—	—	72	400	ms	—
擦除挂起/擦除恢复 <sup>a</sup>	$t_{ESL}$	—	—	50	$\mu s$	—
程序暂停/程序恢复 <sup>a</sup>	$t_{PSL}$	—	—	50	$\mu s$	—
擦除恢复到下一个擦除挂起 <sup>a</sup>	$t_{ERS}$	—	100	—	$\mu s$	至少 60ns, 但 $\geq$ 擦除到完成需要典型的时间段。
程序恢复到下一个程序挂起 <sup>a</sup>	$t_{PRS}$	—	100	—	$\mu s$	至少 60ns, 但 $\geq$ 项目进展到完成需要典型的时间段。
空白检查 <sup>a</sup>	—	—	18	50	ms	—

<sup>a</sup> 设计保证

## 4 说明事项

### 4.1 运输与储存

芯片在适宜环境下储运。

使用指定的防静电包装盒进行产品的包装和运输。在运输过程中，确保芯片不要与外物发生碰撞。

### 4.2 开箱与检查

开箱使用芯片时，请注意观察产品标识。确定产品标识清晰，无污迹，无擦痕。同时，注意检查芯片确定无损坏，无伤痕，管脚整齐，无缺失，无变形

### 4.3 使用操作规程及注意事项

器件必须采取防静电措施进行操作。取用芯片时应佩戴防静电手套，防止人体电荷对芯片的静电冲击，损坏芯片。将芯片插入电路板上的底座时以及将芯片从电路板上的底座取出时，应注意施力方向以确保芯片管脚均匀受力。不要因为用力过猛，损坏芯片管脚，导致无法使用。

推荐下列操作措施：

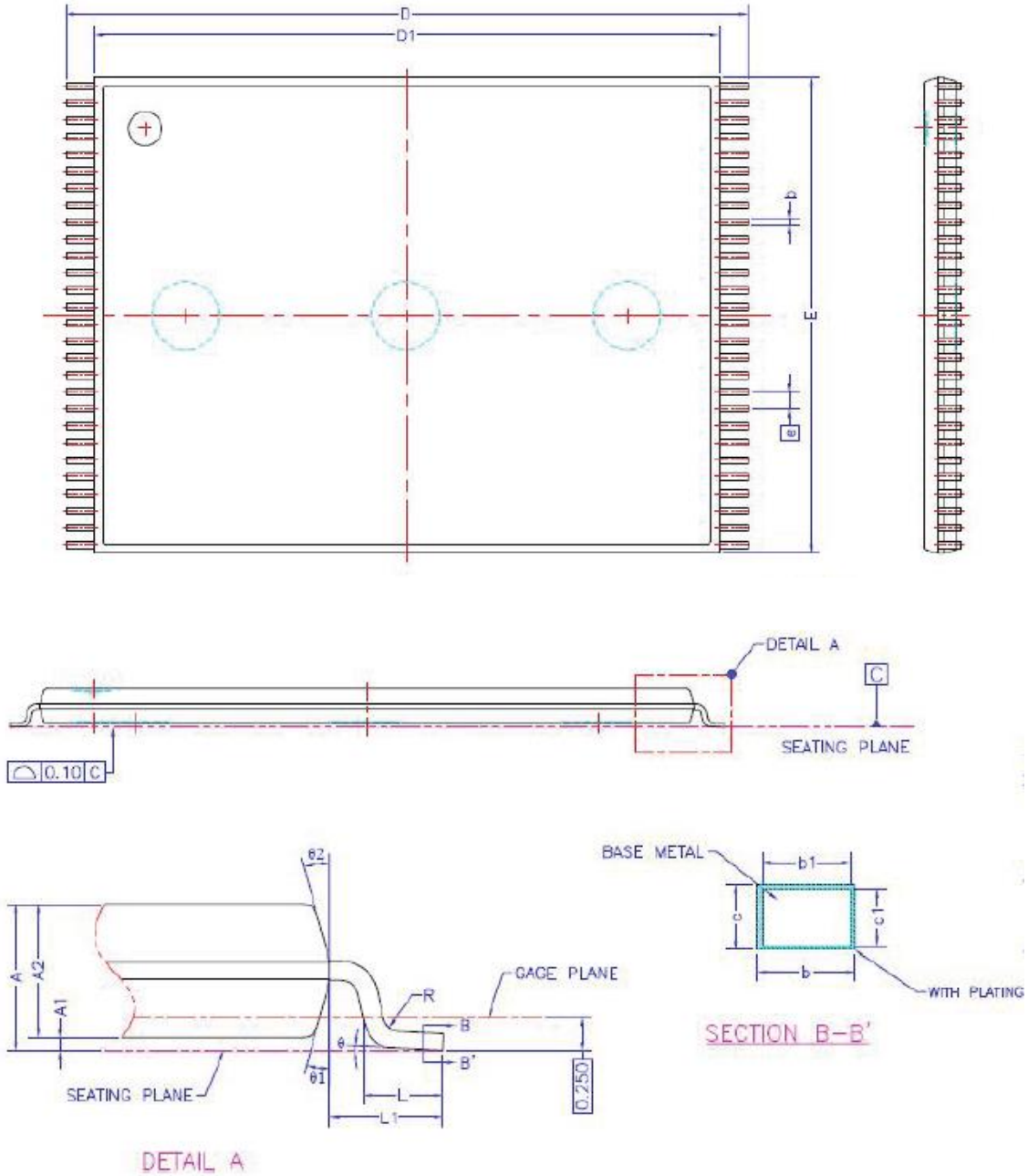
- a) 器件应在防静电的工作台上操作，或带指套操作；
- b) 试验设备和器具应接地；
- c) 不能触摸器件引线；
- d) 器件应存放在导电材料制成的容器中（如：集成电路专用盒）；
- e) 生产、测试、使用以及转运过程中应避免使用引起静电的塑料、橡胶或丝织物。

### 4.4 质量保证

公司质量管理体系根据国军标 GJB9001 要求制定了完善的质量管理工作流程，对产品的设计、生产和销售进行日常质量管理。产品制定依据 GJB7400《合格制造厂认证用半导体集成电路通用规范》裁剪后的标准进行设计和生产，并按照 GJB548B-2005《微电子器件试验方法和程序》的要求进行试验和检验。产品兼容性好、可靠高。

## 5 封装

### 5.1 TSOP56(14mmx20mm)封装



单位为毫米

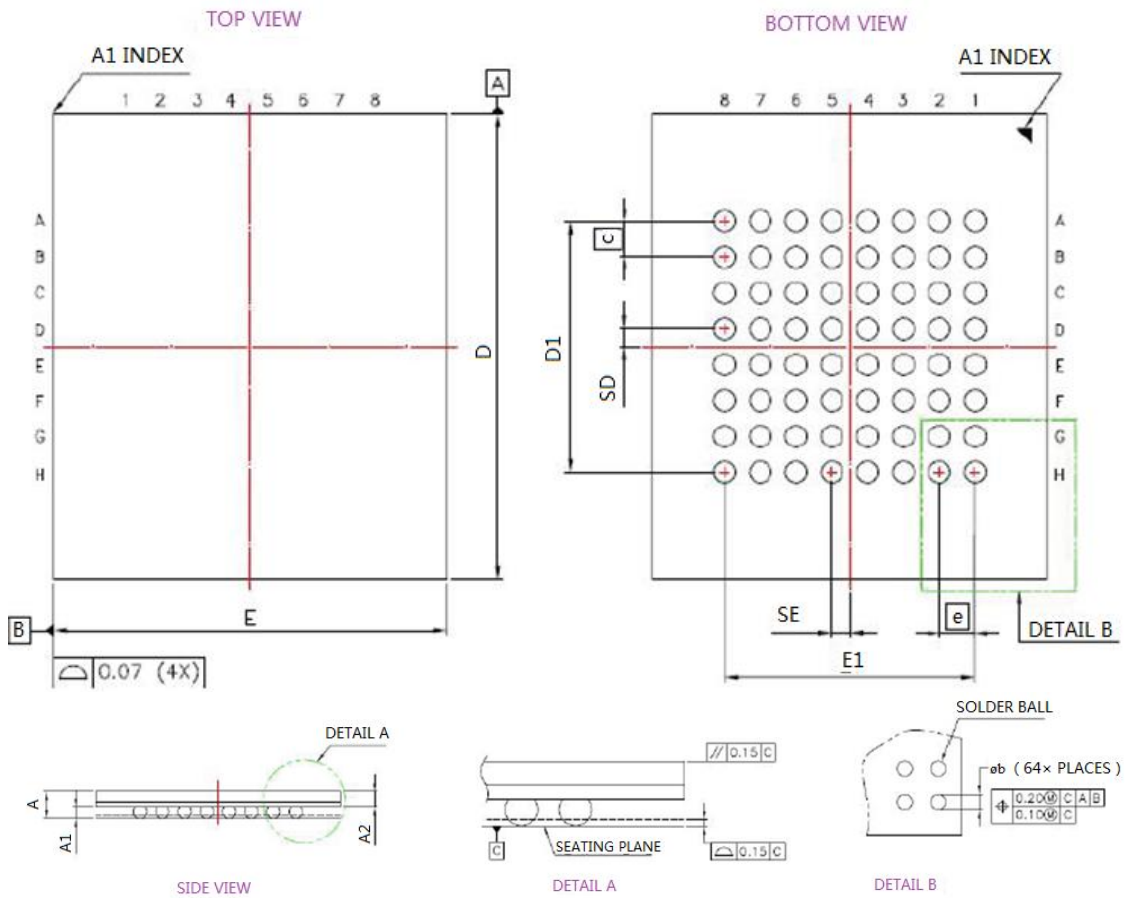
尺寸符号	最小值	公称值	最大值
A	--	--	1.20
A1	0.05	--	0.15
A2	0.95	1.00	1.05
b	0.17	0.22	0.27



尺寸符号	最小值	公称值	最大值
b1	0.17	0.20	0.23
c	0.10	--	0.21
c1	0.10	--	0.16
D	19.80	20.00	20.20
e	--	0.50	--
D1	18.30	18.40	18.50
E	13.90	14.00	14.10
L	0.50	0.60	0.70
L1	--	0.85	--
R	0.080	--	0.200
$\theta$	0°	3°	5°
$\theta 1$	--	15°	--
$\theta 2$	--	15°	--

图 5-1 封装形式图

## 5.2 FBGA64(11mmx13mm)封装



单位为毫米

尺寸符号	最小值	公称值	最大值
A	--	--	1.40
A1	0.40	0.50	0.60
A2	0.65	--	--
$\phi b$	0.50	0.60	0.70
D	12.9	13.00	13.10
D1	--	7.00	--
E	10.90	11.00	11.10
E1	--	7.00	--
SE	--	0.50	--
SD	--	0.50	--
e	--	1.00	--

图 5-2 封装形式图

## 6 订货信息

### 6.1 选型列表

表 6-1 选型列表

型号	封装	引脚数
AST29GL256PT	TSOP	56
AST29GL256PB	FBGA	64